

HS6200 数据手册

Version 0.1

肖金红

2014/6/18

芯片简介:

HS6200 是一款嵌入基带通信协议的单片 **2.4GHz** 收发芯片，工作在 **2.4GHz~2.483GHz** 世界通用的 ISM 频段，适用于超低功耗无线应用领域。

HS6200 无线通信系统的设计只需要一颗 **MCU** 和少数外围器件，是一个低成本无线系统解决方案。

调制方式采用 **GFSK** 调制，最大发射功率可以达到 **4dBm**，接收灵敏度在 **1Mbps** 速率下可以达到 **-88dBm**。

片内集成电压调节器，可确保高电源抑制比 (**PSRR**) 和宽电源电压范围。最低工作电压为 **1.8V**，最高工作电压为 **3.6V**。

芯片特点:

- ◆工作频段: **2400~2483MHz**
- ◆低工作电压: **1.8~3.6V**
- ◆空口速率: **500Kps、1 Mbps、2Mbps**
- ◆SPI 接口: **4 线制**, 最大速率为 **10Mbps**
- ◆调制方式: **GFSK**
- ◆可用低成本晶体: **±60ppm**
- ◆超低功耗
- ◆硬件自动应答及自动重传
- ◆快速频道切换, 可应用于跳频算法
- ◆**20 引脚 QFN 4mm×4mm** 封装

典型应用:

- ◆无线键鼠
- ◆无线航模
- ◆无线工控
- ◆智能家居

1	概述	6
1.1	芯片特点	6
1.2	芯片框图	7
2	引脚描述	8
2.1	引脚定义	8
2.2	引脚功能描述	9
3	绝对最大额定参数	11
4	工作条件	12
5	电气特性	13
6	芯片控制	15
6.1	工作模式	15
6.1.1	状态图	15
6.1.2	休眠模式	17
6.1.3	待机模式	17
6.1.4	接收模式	17
6.1.5	发射模式	17
6.1.6	各种工作模式下的配置信息	18
6.1.7	时间	18
6.2	通信信道	19
6.3	PA控制	19
7	通信协议描述	20
7.1	特性	20
7.2	通信协议概述	20
7.3	通信协议的数据包格式	20
7.3.1	前导码	21
7.3.2	地址	21
7.3.3	保护位	21
7.3.4	数据标识(PCF)	21
7.3.5	数据	22
7.3.6	CRC校验	22
7.3.7	自动打包	22
7.3.8	自动拆包	24
7.4	自动包交互处理	25
7.4.1	自动应答	25
7.4.2	自动重传 (ART)	25
7.5	通信协议流程图	26
7.5.1	PTX 操作	26
7.5.2	PRX操作	28

7.6	多从机	30
7.7	通信协议时序	32
7.8	通信协议交互框图	34
7.8.1	带ACK包和中断事件的单一数据包处理	34
7.8.2	未收到数据包的单一数据包处理	34
7.8.3	未收到ACK包的单一数据包处理	35
7.8.4	ACK包携带数据的单一数据包处理	35
7.8.5	ACK包携带数据的单一数据包处理和数据包丢失	36
7.8.6	未收到携带数据的ACK包的双数据包处理	36
7.8.7	最大重传下的双数据包处理	37
8	数据和控制接口	38
8.1	性能	38
8.2	SPI操作	38
8.2.1	SP命令字	38
8.2.2	SPI 时序	39
8.3	中断	40
9	寄存器映射	41
9.1.1	CONFIG (RW) 地址: 00h	41
9.1.2	EN_AA (RW) 地址: 01h	42
9.1.3	EN_RXADDR (RW) 地址: 02h	43
9.1.4	SETUP_AW (RW) 地址: 03h	43
9.1.5	SETUP_RETR (RW)地址: 04h	44
9.1.6	RF_CH (RW) 地址: 05h	44
9.1.7	RF_SETUP (RW) 地址: 06h	45
9.1.8	STATUS (RW) 地址: 07h	46
9.1.9	OBSERVE_TX (RW) 地址: 08h	46
9.1.10	RPD (R) 地址: 09h	47
9.1.11	RX_ADDR_P0 (RW) 地址: 0Ah	47
9.1.12	RX_ADDR_P1 (RW) 地址: 0Bh	48
9.1.13	RX_ADDR_P2 (RW) 地址: 0Ch	48
9.1.14	RX_ADDR_P3 (RW) 地址: 0Dh	48
9.1.15	RX_ADDR_P4 (RW) 地址: 0Eh	49
9.1.16	RX_ADDR_P5 (RW) 地址: 0Fh	49
9.1.17	TX_ADDR(RW) 地址: 10h	49
9.1.18	RX_PW_P0 (RW) 地址: 11h	50
9.1.19	RX_PW_P1 (RW) 地址: 12h	50
9.1.20	RX_PW_P2 (RW) 地址: 13h	51
9.1.21	RX_PW_P3 (RW) 地址: 14h	51
9.1.22	RX_PW_P4 (RW) 地址: 15h	52
9.1.23	RX_PW_P5 (RW) 地址: 16h	52
9.1.24	FIFO_STATUS (RW) 地址s: 17h	53

9.1.25 DYNPD (RW) 地址: 1Ch.....	54
9.1.26 FEATURE (RW) 地址: 1Dh	54
9.1.27 SETUP_VALUE (RW) 地址: 1Eh.....	55
9.1.28 PRE_GURD (RW) 地址s: 1Fh.....	56

Confidential

1 概述

HS6200 是一款嵌入基带通信协议的单片 2.4GHz 收发芯片，工作在 2.4GHz~2.483GHz 世界通用的 ISM 频段，适用于超低功耗无线应用领域。该芯片集成了射频收发器、频率合成器、多通信模式控制器、调制器、解调器等功能模块。通过 SPI 接口可以对输出功率、频道选择以及协议的设置等用途进行灵活配置。

1.1 芯片特点

● 射频性能：

- 工作频段为 2.4GHz 的 ISM 通用频段
- 126 个射频信道
- GFSK 调制
- 支持多种空口速率，500kbps、1Mbps 和 2Mbps

● 发射机：

- 可编程的发射功率，分别为：0，-6，-12 or -18dBm。(4dBm@3V)
- 发射功率为 0dBm 时，工作电流为 18.5mA

● 接收机：

- 快速 AGC 功能
- 集成通道滤波器
- 空口速率为 2Mbps 时，工作电流为 19.5mA
- 空口速率为 2Mbps 时，接收灵敏度为-83dBm
- 空口速率为 1Mbps 时，接收灵敏度为-88dBm
- 空口速率为 0.5Mbps 时，接收灵敏度为-88dBm

● 频率合成器：

- 片内集成合成器
- 不需要外部的环路滤波器（LF）和压控振荡器（VCO）
- 可接受低成本的晶体：±60ppm 16MHz 晶体

● 协议栈：

- 1~32 个字节的动态负载长度
- 自动数据包处理
- 自动数据包传送
- 6 个数据通道

● 电源管理：

- 片内集成电压调节器
- 供电范围为：1.8 ~3.6V
- 休眠模式功耗为 4uA
- 待机模式 I 功耗为 30uA
- 从休眠模式启动需要的时间最大为 2ms
- 从待机模式 I 启动需要的时间最大为 210us

● 主机接口：

- 4 线制 SPI
- 最大速率为 10Mbps
- 2 个相互独立的 32 字节发射 FIFO 和接收 FIFOs

1.2 芯片框图

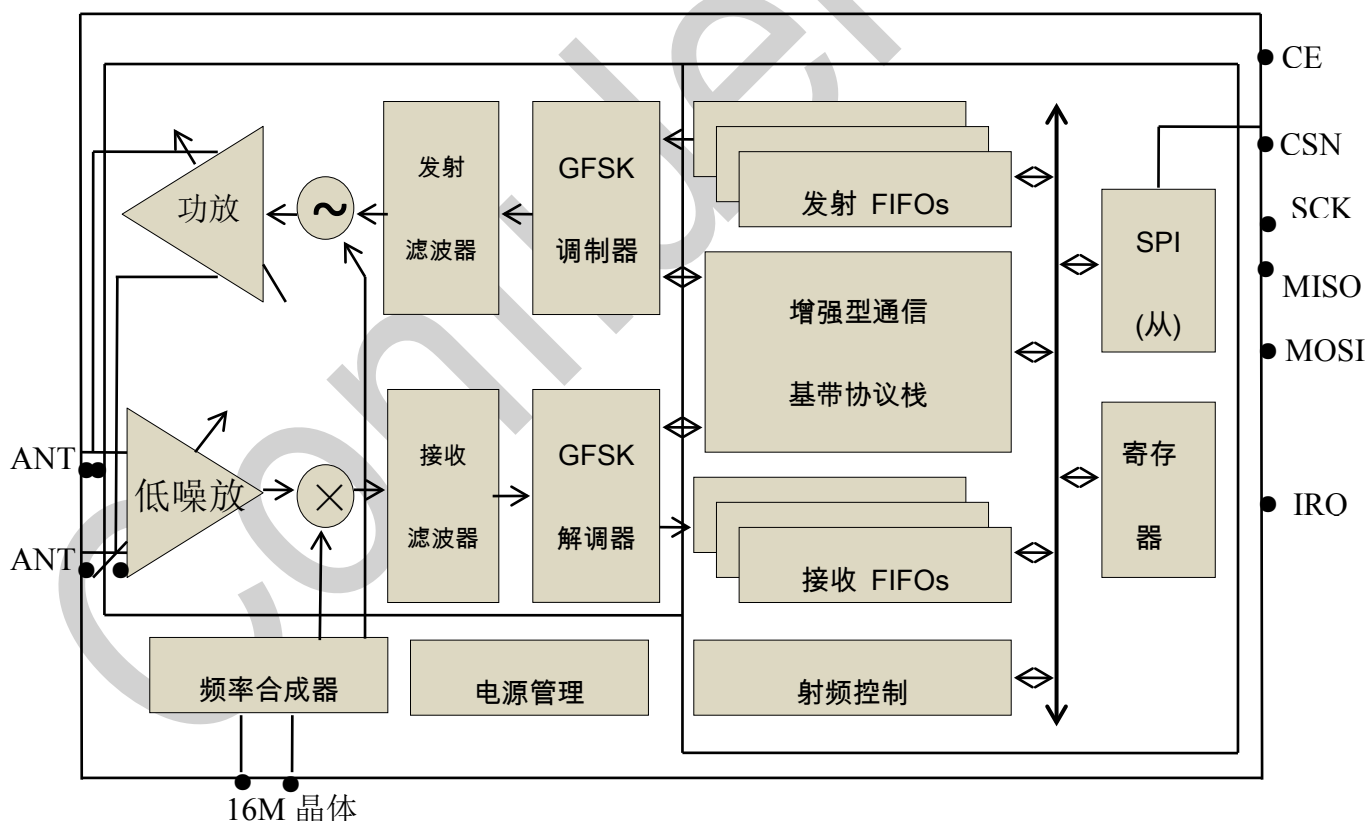


图 1.1HS620 内部框图

2 引脚描述

2.1 引脚定义

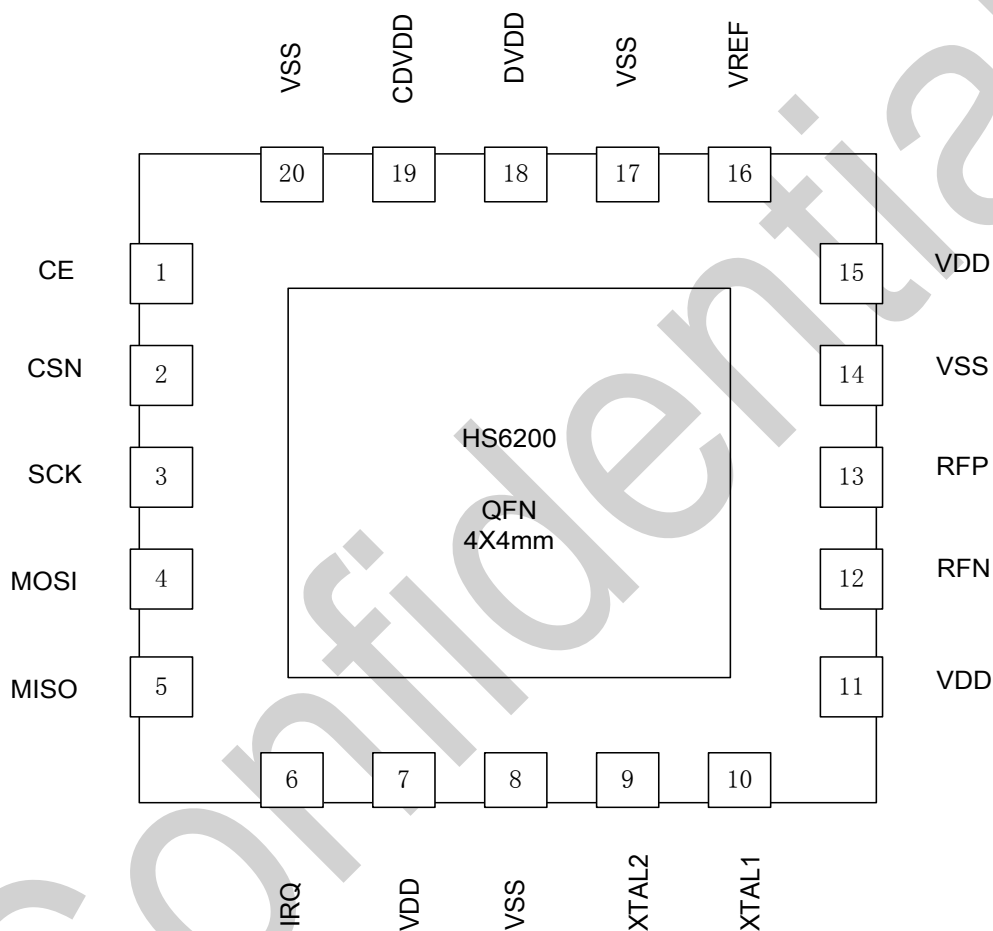


图 2.1HS6200 引脚定义 (俯视图)的 QFN20 4x4mm 封装

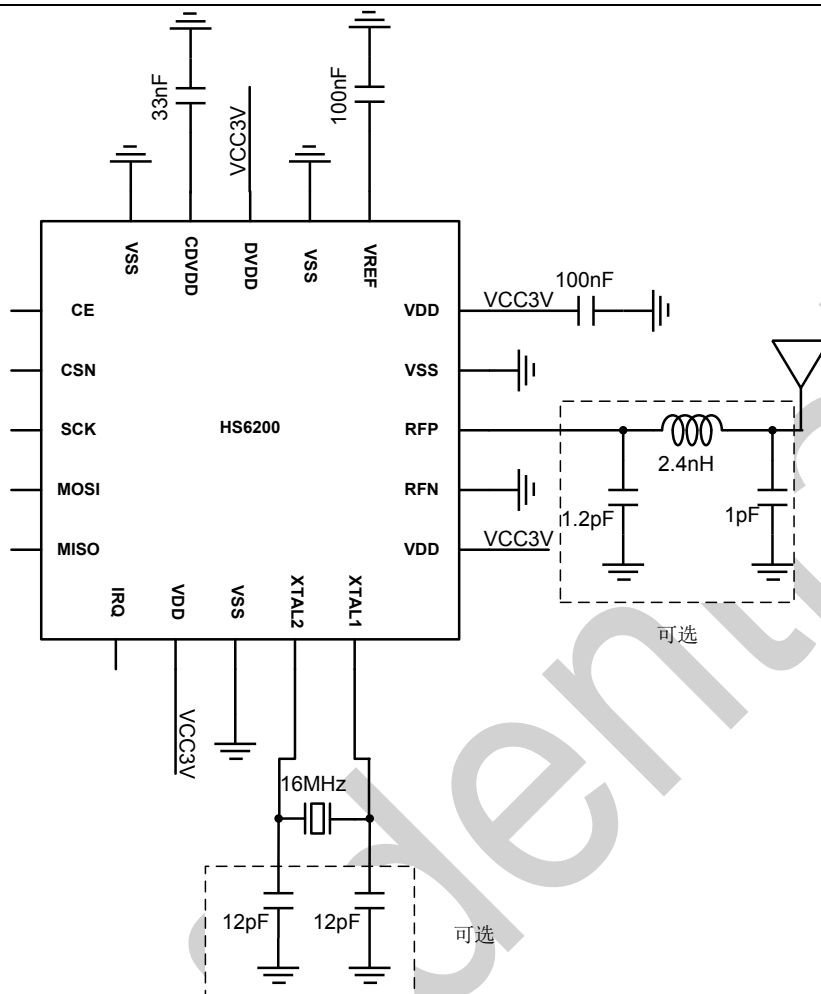


图 2.2 HS6200 典型电路

2.2 引脚功能描述

引脚序号	名称	属性	功能描述
1	CE	Digital Input	模式片选信号，使能发射模式或接收模式
2	CSN	Digital Input	SPI 片选信号
3	SCK	Digital Input	SPI 时钟信号
4	MOSI	Digital Input	SPI 数据输入信号
5	MISO	Digital Output	SPI 数据输出信号
6	IRQ	Digital Output	中断信号，低有效
7	VDD	Power	电源 (+1.8- +3.6V)
8	VSS	Power	地 (GND)
9	XTAL2	Analog Output	晶振输出
10	XTAL1	Analog Input	晶振输入

11	VDD	Power	电源 (+1.8- +3.6V)
12	RFN	RF	天线端口 1
13	RFP	RF	天线端口 2
14	VSS	Power	地 (GND)
15	VDD	Power	电源 (+1.8V - +3.6V)
16	VREF	Analog Input	参考电压，接 100nF 电容到地.
17	VSS	Power	地 (GND)
18	DVDD	Power	电源(+1.8V- +3.6V)
19	CDVDD	Power	电源输出.
20	VSS	Power	地 (GND)

表 2.1HS6200 引脚功能描述

3 绝对最大额定参数

注意:超过一个或多个的限制参数值可能会导致 HS6200 永久性损坏。

工作条件	最小值	最大值	单位
供电电压			
V_{DD}	-0.3	3.6	V
V_{SS}		0	V
输入电压			
V_I	-0.3	5.25	V
输出电压			
V_O	V_{SS} to V_{DD}	V_{SS} to V_{DD}	
温度			
工作温度	-40	+85	°C
存储温度	-40	+125	°C

表 2.1 绝对最大额定参数

4 工作条件

符号	参数	最小值	典型值	最大值	单位
V _{DD}	供电电压	1.8	3.0	3.6	V
V _{DD}	供电电压（输入信号>3.6V）	1.8	3.0	3.6	V
TEMP	工作温度	-40	+27	+85	°C

表 4.1 工作条件

5 电气特性

功耗

序号	参数	符号	条件	最小值	典型值	最大值	单位
1	休眠模式	Ipd	漏电流		4		uA
2	待机模式 I	Isb1	只有晶体供电		30		uA
3	待机模式 II	Isb2	晶体和 Buffer 供电		900		uA
4	发射模式(0dBm)	Itx	PA 发射功率为 0dBm		18.5		mA
5	发射模式(-18dBm)	Itx	PA 发射功率为 -18dBm		12		mA
6	接收模式 (1Mbps)	Irx	接收模式		19.5		mA
7	接收模式 (0.5Mbps)	Irx	接收模式		19.5		mA
8	工作频段	Freq		2400		2525	MHz
9	锁相环跳频间隔	Delta F			1		MHz
10	频偏@500kbps	Df			160		KHz
11	频偏@1Mbps	Df			160		KHz
12	频偏@2Mbps	Df			320		KHz

接收机性能

序号	参数	符号	条件	最小值	典型值	最大值	单位
1	最大接收信号强度	Pin,max	<0.1% BER		-10		dBm
2	灵敏度@500Kbps	Sensitivity	<0.1%BER		-88		dBm
3	灵敏度@1Mbps	Sensitivity	<0.1%BER		-88		dBm
4	灵敏度@2Mbps	Sensitivity	<0.1%BER		-83		dBm

发射机性能

序号	参数	符号	条件	最小值	典型值	最大值	单位
1	最大输出功率	Pmax	50ohm 天线		0	+4	dBm
2	最小输出功率	Pmin	50ohm 天线		-18		dBm
3	功率控制范围	Prange	50ohm 天线		26		dB

晶体性能

序号	参数	符号	条件	最小值	典型值	最大值	单位
1	晶体频率	Fxtal		16	16	16	MHz
2	频率误差	Dfxtal		-60		+60	ppm
3	负载电容	Cxtal			12		pF

DC 特性

序号	参数	符号	条件	最小值	典型值	最大值	单位
1	高电平输入	Vhigh		0.7VDD		3.6	V
2	低电平输入	Vlow		0		0.3VDD	V

6 芯片控制

本章描述 HS6200 射频收发芯片的各种工作模式，以及用于控制 HS6200 工作模式的参数使用定义。HS6200 内部自带状态机用于控制芯片工作模式，状态机受控于寄存器配置的值和内部信号。

6.1 工作模式

HS6200 有 5 种工作模式，分别是休眠模式，待机模式 I，待机模式 II，发射模式和接收模式。本节会对这些状态进行详细描述。

6.1.1 状态图

图 6.1 是 HS6200 的工作状态图，表示了 5 种工作模式，以及 5 种工作模式之间的切换。HS6200 在 VDD 大于 1.8V 才开始正常工作。工作模式可分为三种，具体如下：

- 推荐工作状态：正常工作状态。
- 可能的工作状态：可能发生的状态，但正常工作时不会用到。
- 过渡状态：在晶体起振和 PLL 锁定过程中使用。

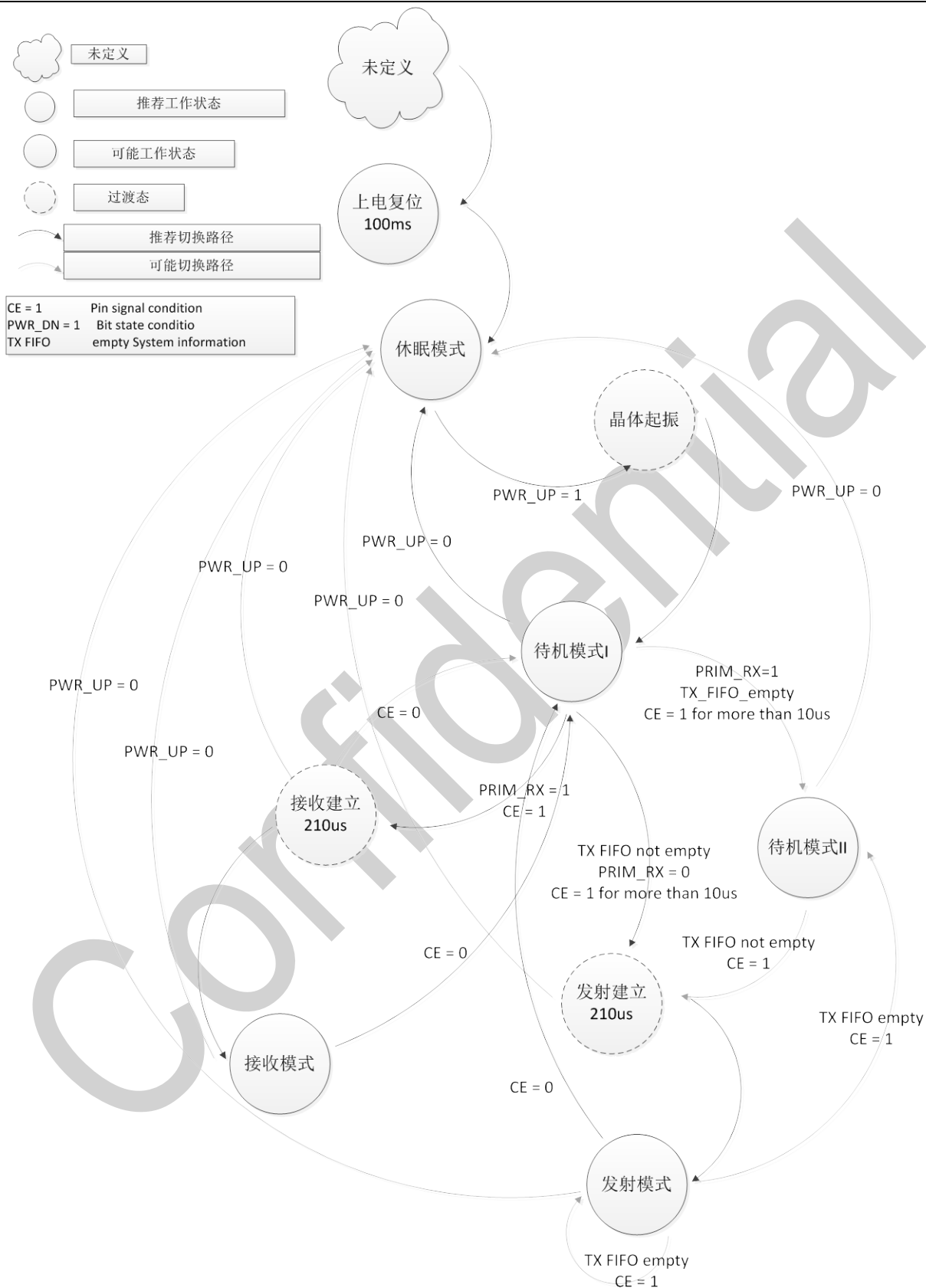


图 6.1HS6200 工作状态图

6.1.2 休眠模式

在休眠模式下，HS6200 所有功能关闭，保持电流消耗最小。进入休眠模式后，HS6200 停止工作，但寄存器内容保持不变。休眠模式由 CONFIG 寄存器中 PWR_U 位控制。

6.1.3 待机模式

6.1.3.1 待机模式-I

在待机模式-I 下，HS6200 维持晶振工作而其余功能模块均关闭，并且能够在较短时间内重新启动。待机模式-I 下消耗的平均电流较小。在休眠模式下，通过配置 CONFIG 寄存器的 PWR_UP 值为高，芯片即可进入待机模式-I。而处于发射或接收模式时，只要 CE 设为低，HS6200 就会重新返回到待机模式-I。

6.1.3.2 待机模式-II

当发送端 TX FIFO 寄存器为空，并且 CE 为高电平时，进入待机模式 II（待机模式-II 通常可以理解为预备发射模式）。此时，晶振的缓存器和电源管理模块已开启。在待机模式-II 期间，寄存器配置内容保持不变。如果有数据包送入 TX FIFO，此时 PLL 立刻启动工作并且待其频率锁定后，发射机将数据包发射出去。

注意: 待机模式-I 到待机模式-II, CE 需要保持 20us

6.1.4 接收模式

接收模式是 HS6200 通信时接收部分处于工作状态，当 PWR_UP、PRIM-RX、CE 设为高时进入接收模式。

在 RX 模式下，射频部分接收来自天线的信号，并且将其放大和下变频，解调器将模拟调制信号转变为数字信息，根据协议判断是否数据包有效（通过匹配地址和 CRC 校验），完整有效数据包才会进行上传。该数据包所携带的有效信息会被放在 RX FIFO 的空位置上。如果 RX FIFO 是满的，接收的数据包就会被丢失。

如果 HS6200 没被设置成待机模式-I 或者休眠模式，HS6200 一直处在接收模式。但是，如果 HS6200 配置成自动应答模式（使能基带协议栈），则 HS6200 根据协议命令可以进入其他模式。

在接收模式下，可以检测接收信号强度，具体检测值存在 PRD 寄存器内。PRD 寄存器的最高位是符号位，接收信号强度的范围：-100 ~ +10dBm。PRD 检测误差大概为 +/-5dBm。

6.1.5 发射模式

发送模式是 HS6200 发送数据包时发射部分处于工作状态，当 PWR_UP 和 CE 为高、PRIM-RX 为低、在发射 FIFO 中存在有效数据。

HS6200 在数据包发送完之前都会保持在发送模式，如果 CE=0，HS6200 返回到待机模式-I。如果 CE=1，发射 FIFO 会决定下一个工作状态。如果 HS6200 在发送模式下的 TX FIFO 不是空的，这时它会发送下一个数据包。如果 TX FIFO 是空的 HS6200 会进入待机模式-II。

6.1.6 各种工作模式下的配置信息

工作模式	PWR_UP register	PRIM_RX register	CE input pin	FIFO 状态
接收模式	1	1	1	-
发射模式	1	0	1	Data TX FIFO. Will empty all level in TX FIFOs
发射模式	1	0	最小 20us 脉冲	Data TX FIFO. Will empty one level in TX FIFOs
待机模式-II	1	0	1	TX FIFO 为空
待机模式-I	1	-	0	没有持续的数据包
休眠模式	0	-	-	-

表 6.1 the HS6200 工作模式

6.1.7 时间

本节描述的时间是指各种工作模式下切换所需要的时间。从发射模式切到接收模式，或者从待机模式切到发射模式或接收模式所需要的时间最大为 201us，具体如表 6.2

名称	芯片工作模式	备注	最大值	最小值	内容
T _{pd2stby}	休眠模式→待机模式		150us		使用外部时钟
		a	2ms		外部晶体, Ls< 30mH
			3ms		外部晶体, Ls< 60mH
			4.5ms		外部晶体, Ls< 90mH
T _{stby2a}	待机模式→发射或接收模式		210us		
T _{hce}	CE 为高电平最小持续时间			20us	
T _{pece2csn}	从 CE 有效到 CSN 拉低需要延时			4us	

表 6.2HS6200 各种模式下切换时间

a. 具体参数见时钟描述章节。

6.2 通信信道

通信信道频率决定了芯片所用信道的中心频率。在空口速率为 500kbps 和 1Mbps 下，通信信道所占带宽至少为 1MHz。在空口速率为 2Mbps 下，通信信道所占带宽至少为 2MHz。HS6200 的工作频段为 2.400GHz to 2.525GHz。信道频率可以通过 RF_CH 寄存器进行设置，具体计算公式如下：

$$F_0 = 2400 + RF_CH \text{ [MHz]}$$

6.3 PA控制

HS6200 发射功率有 4 个等级，可以通过配置 PA_PWR 寄存器来进行选择，具体见表 6.3。

SPI RF-SETUP (PA_PWR[3:0])	发射功率	功耗 电流
1000	0dBm	18.5mA
0100	-6dBm	16mA
0010	-12dBm	14mA
0001	-18dBm	12mA

条件：VDD = 3.0V, VSS = 0V, TA = 27°C

注意：设置 PA_PWR[3:0] 寄存器为 1111 时，可以达到+4dBm 的最大发射功率

表 6.3HS6200 发射功率选择

7 通信协议描述

HS6200 通信协议是在数据链路层规定数据包的通信格式，实现数据包的自动装载与定时、自动应答和自动重传。HS6200 通信协议可实现超低功耗和高性能的通信。其能显著地改善单工和双工通信系统的功率效率，而不需要 MCU 的复杂控制。

7.1 特性

通信协议的主要特点：

- 1 到 32 字节的动态负载长度
- 自动包处理
- 自动包交互处理
 - 自动应答
 - 自动重传
- 6 个数据通道可组建 1~6 个星型网络

7.2 通信协议概述

通信协议规定了主动包处理和定时。在发射时，装载数据包和传输数据包的时钟 bit。在接收时，在解调信号中不断查询一个有效的地址。如果收到有效地址，则对数据包的剩下部分处理和进行 CRC 校验。如数据包是有效的，则将数据包搬进 RX FIFO 的空数据段。所有的高速 bit 处理和定时都由通信协议控制。

通信协议的自动包传输处理功能，使得可靠的双向链路通信非常容易实现。双向通信的数据包交换在两个收发机之间实现，一个是接收机（PRX），一个是发射机（PTX）。协议规定，由发射机（PTX）发起数据包传输，接收机（PRX）接收到数据包后，回一个 ACK 数据包，由此完成一次双向通信。

自动包传输处理流程如下：

1. 发射机（PTX）装载数据包，并发送给接收机（PRX）。发射机发送完后自动切到接收模式，等待 ACK 数据包。
 2. 如果接收机（PRX）收到数据包，则自动装载和发射 ACK 数据包，然后又切回接收模式。
 3. 如果发射机（PTX）没有收到 ACK 数据包，则在一定延时后，自动重传原始的数据包，发完后又切回接收模式。
- 在这个通信协议中，规定了最大重传次数和本次发送到重传之间的延时。所有的自动处理都不需要 MCU 参与。

7.3 通信协议的数据包格式

本节将描述通信协议的数据包格式。数据包格式由前导码、地址、保护位、数据标识、数据和 CRC 校验组成。具体如图 7.1 所示。

前导码：1 字节	地址：4-5 字节	保护位：2 字节	数据标识：9 比特	数据：0-32 字节	CRC：1-2 字节
----------	-----------	----------	-----------	------------	------------

图 7.1 数据包格式

7.3.1 前导码

前导码用于同步接收机解调的比特流。前导码是一个字节，要么是 01010101，要么是 10101010。当地址的第一位是“1”时，前导码自动设置为 10101010，反之则自动设置为 01010101。

7.3.2 地址

地址是针对接收机来说的。地址能确保数据包被正确的接收机检测和接收，防止多个 HS6200 通信系统中的相互冲突。地址可通过 AW 寄存器配置成 4 字节或者 5 字节。

7.3.3 保护位

2 字节保护位有更好的同步特性。

7.3.4 数据标识(PCF)

数据标识有 9 个比特，包括 6 比特的数据长度、2 比特的 PID（数据包识别）和一个比特的 NO_ACK，具体如图 7.2 所示。

数据长度：6bit	PID：2bit	NO_ACK：1bit
-----------	----------	-------------

图 7.2 数据标识 (PCF)

7.3.4.1 数据长度

6 比特的数据长度标识数据的字节数。数据字节数为 0~32 字节。000000 表示 0 字节（只用在空 ACK 数据包），数据长度为 0 可以用 R_RX_PAYLOAD 读出无数据。100000 表示数据长度为 32 字节。100001 未被使用。此功能只有在动态数据长度下才被使能。

7.3.4.2 PID (数据包识别)

2 比特的 PID 号用于检测接收的数据包是新的还是重传的。PID 防止 PRX 送给 MCU 相同的数据包。在 PTX 端，每发一个新的数据包，PID 就自动加 1。当发射的数据包丢失时，PID 会保持上一个数据包的 PID 号。如果收到数据包 PID 号一样，PRX 进行 CRC 校验，如果 CRC 校验也相同，此数据包为重传数据包，将被丢掉。

7.3.4.3 NO_ACK位

NO_ACK 位在选择自动应答功能（EN_DYN_ACK 位使能）下使用。在发射机端，通过 W_TX_PAYLOAD_NOACK 命令设置 NO_ACK 位，设置为“1”时，告知接收机不需要回自动应答。

7.3.5 数据

数据是用户定义的数据包内容，长度为 0~32 字节。通信协议提供了两种数据长度：静态和动态。默认为静态数据长度，在此模式下，发射机和接收机之间的所有数据包长度都是一样的。通过设置 RX_PW_Px 寄存器可配置接收机端的静态数据长度。在发射机端，通过设置 TX_FIFO 的时钟字节数可配置数据长度（和接收机长度必须一致）。

动态数据长度 (DPL) 使能后，发射机发送给接收机的数据长度可变，这意味着，对于一个系统有不同的数据长度。HS6200 的 DPL 功能可以自动解码收到数据包的有效数据长度而不使用 RX_PW_Px 寄存器。DPL 功能使能是通过设置 FEATURE 寄存器中的 EN_DPL 位。在接收模式下，DYNPD 寄存器必须被设置。

7.3.6 CRC校验

CRC 是数据包的错误检测机制，它可以是 1 或 2 字节，计算地址、数据标识和数据。CRC 字节数可通过设置 CONFIG 寄存器的 CRCO 位来选择。如 CRC 校验错误，则数据包不被接收。

1 字节 CRC 多项式： $X^8 + X^2 + X + 1$ ，初始值为 0xFF.

2 字节 CRC 多项式： $X^{16} + X^{12} + X^5 + 1$ ，初始值为 0xFFFF.

7.3.7 自动打包

自动打包，包括前导码、地址、数据标识、数据和 CRC，打包后发送出去，具体流程如图 7-3 所示。

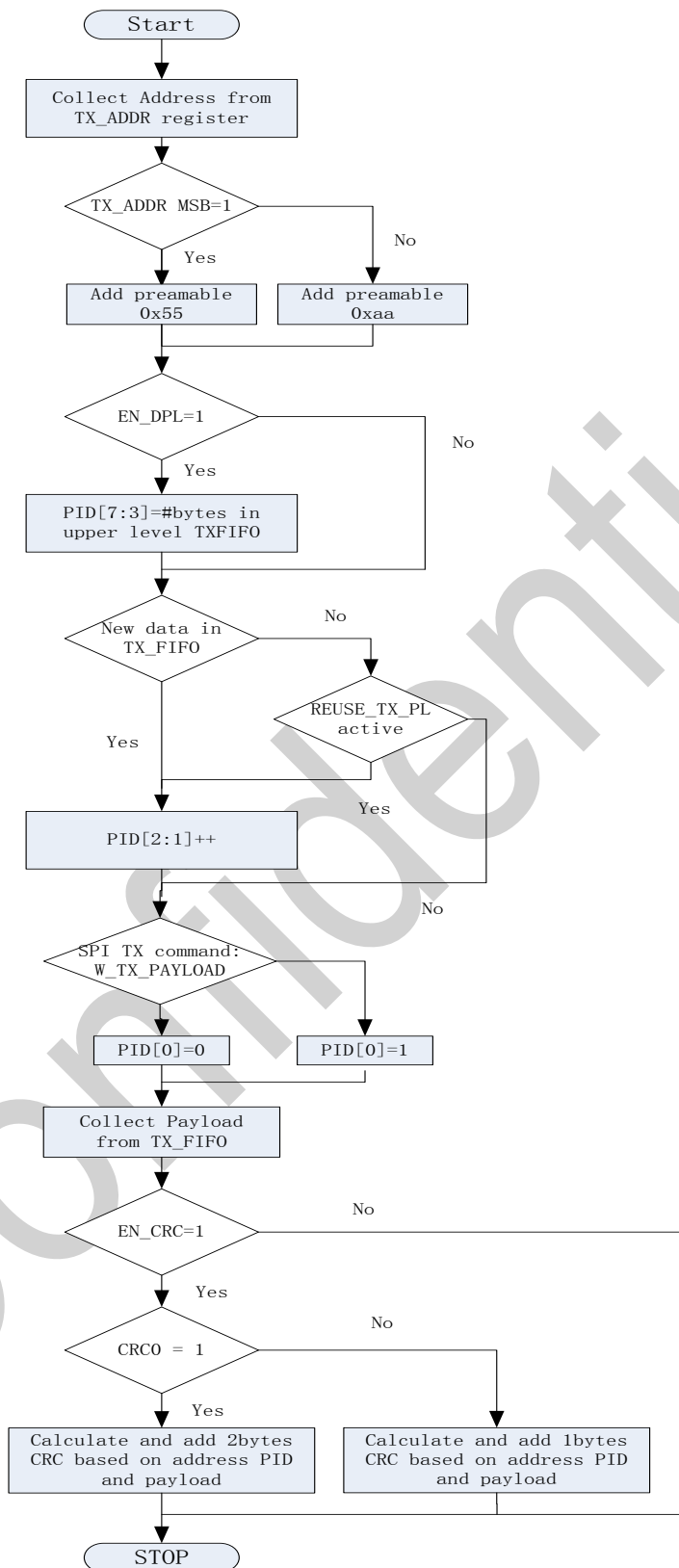


图 7-3 自动打包流程

7.3.8 自动拆包

收到的数据包被验证后，进行拆包，并取出数据，然后送给 RX FIFO，同时产生接收中断（RX_DR_IRQ），具体流程如图 7-4 所示。

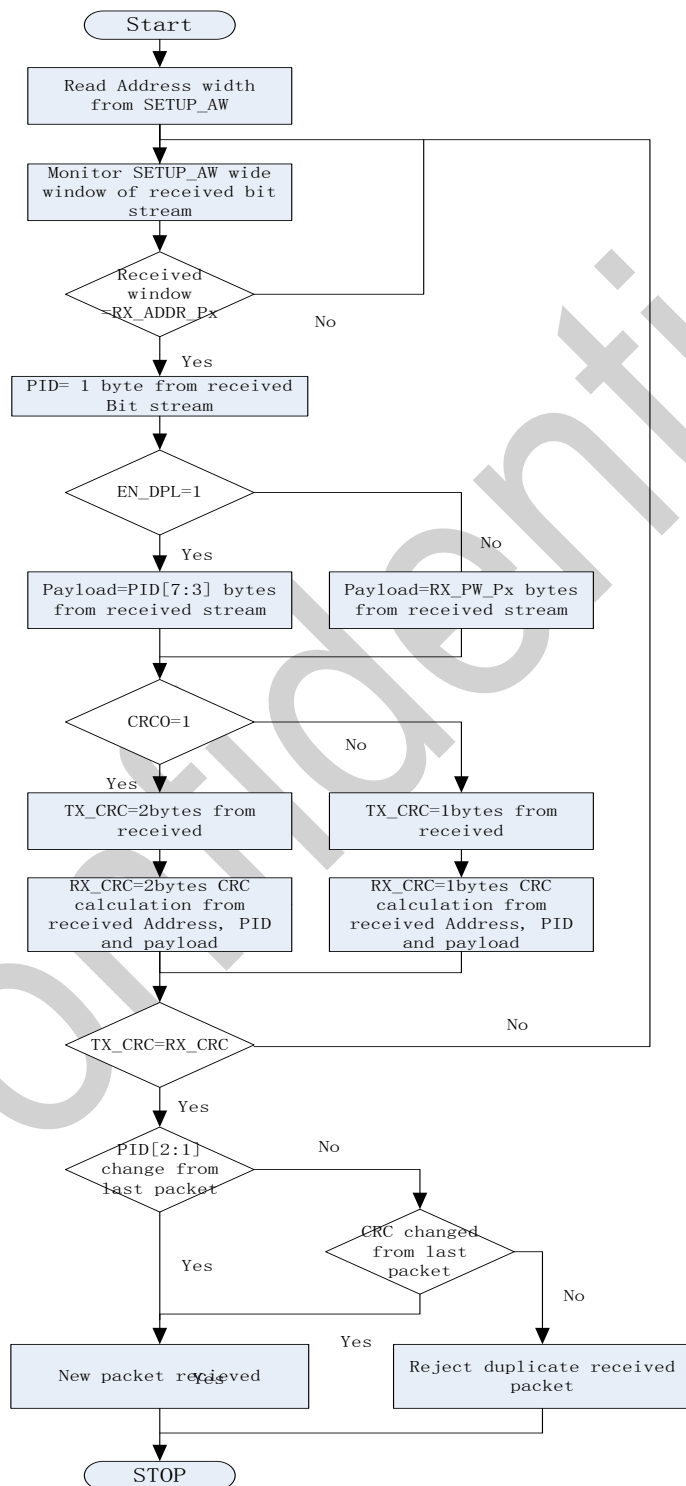


图 7.4 自动拆包流程

7.4 自动包交互处理

通信协议规定了自动包交互分两个部分，分别是自动应答和自动重传。

7.4.1 自动应答

自动应答是指接收机（PRX）收到有效的数据包后，自动回给发射机（PTX）一个 ACK 包。自动应答功能减少了 MCU 系统的负载和降低了平均电流消耗。自动应答使能通过配置 EN_AA 寄存器（如 NO_ACK 置“1”，自动应答不被执行）。

接收机（PRX）发送给发射机（PTX）的自动应答包，其有效数据是可选的。为了使用此功能，动态数据包长度（DPL）必须被使能。接收机（PRX）使用 W_ACK_PAYLOAD 命令打包数据，并送进 TX FIFO。ACK 包会一直在 TX FIFO 内，直到收到下一个来自发射机的数据包。在同一时刻，接收器可以有三个 ACK 包存在 TX FIFO 内。

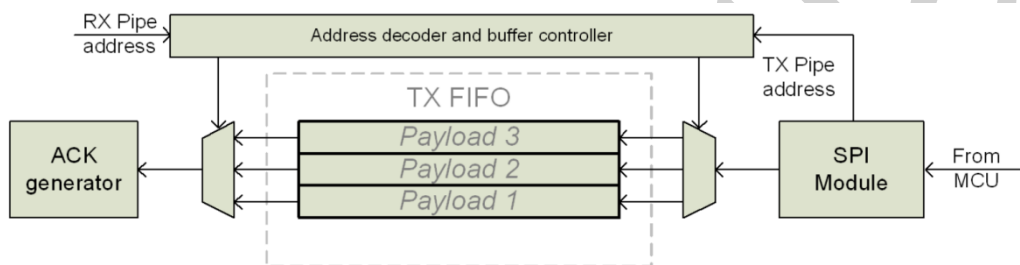


Figure 7.5 TX FIFO (PRX) 等待包

图 7.5 显示了接收机的 TX FIFO 是如何处理等待的 ACK 数据包。MCU 通过 W_ACK_PAYLOAD 命令完成 ACK 包加载，地址译码器和缓冲控制器可以确保数据存储在空的 TX FIFO (PRX) 内。当接收到数据包时，地址译码器和缓冲控制器被通知 PTX 地址，这将确保送给 ACK 发生器的数据是正确的。

如果接收机（PRX）的 TX FIFO 有多于一个数据包发给发射机（PTX），则数据包的处理采用先进先出的原则。如果所有等待的有效数据包写给 PTX 链接丢失，则 TX FIFO (PRX) 将被阻塞。在这种情况下，MCU 可以清空 TX FIFO (PRX) 通过使用 FLUSH_TX 命令。配置 FEATURE 寄存器的 EN_ACK_PAY 位，才可使能自动应答功能。

7.4.2 自动重传（ART）

自动重传是指发射机（PTX）未收到 ACK 包，进行重新发送上一次的数据包。即被用在发射机（PTX）的自动应答系统。当发射机（PTX）没收到 ACK 包时，可以通过设置 SETUP_RETR 寄存器的 ARC 位来选择重传的次数。PTX 每次发送数据包后，都进入接收模式，等待 ACK 包的返回。PTX 在接收模式下，等待的时间由下面三个因素决定：

- 自动重传延时（ARD）
- 在 256us 内无地址匹配
- 如在 256us 内地址匹配，收到数据包（无论通过 CRC 与否）

当发射机（PTX）收到 ACK 时，会产生一个 TX_DS IRQ 中断。如果在 TX FIFO 内无待发射数据和 CE 被拉低，发射机（PTX）会进入待机模式-I。发射机（PTX）在等待一段延时（ARD）后，会重新发射数据。这个过程一直会被持续，直到收到 ACK 包或者达到最大重传次数。

OBSERVE_TX 寄存器的两个计数器 ARC_CNT 和 PLOS_CNT 在每次数据包丢失时，都会自动加 1。ARC_CNT 计数是当前交互的重传次数，可以对 ARC_CNT 进行复位，开始新的数据交互。PLOS_CNT 计数是自上次信道变化后的总重传次数，PLOS_CNT 的复位在 RF_CH 寄存器内配置。可以使用 OBSERVE_TX 寄存器中的信道信息对信道总体质量进行评估。

ARD 是指发射包结束到重传开始之间的时间。ARD 的步进是 256us，通过设置 SETUP_RETR 寄存器来改变。当使能 ACK 时，ARD 的大小会被限制。ARD 不应该小于建立时间和 ACK 包的空口传输时间的总和。对于 2Mbps 速率，5 字节地址，最大 15 字节 ACK 包，ARD=256us（复位值）。对于 1Mbps，5 字节地址，最大 5 字节 ACK 包，ARD=256us（复位值）。ARD=512us 时，对于在 2Mbps 或 1Mbps 下，任何长度的 ACK 都可以满足。

对于 500kbps，5 字节地址，具体值如 7.1 表所示。

ARD	ACK packet size (in byte)
1536us	All ACK payload sizes
1280us	<=24
1024us	<=16
768us	<=8
512us	Empty ACK with no payload

表 7.1 最大 ACK 包长度对于不同 ARD 值

当使能自动重传功能时，需要设置收发机的数据包重传次数，通过 REUSE_TX_PL 命令实现。使用此指令时，MCU 每次都需要初始化发射数据包（CE 脉冲）。

7.5 通信协议流程图

本节描述通信协议中 PTX 和 PRX 的操作流程图

7.5.1 PTX操作

图 7.6 中的流程图概述了进入待机模式-I 后，射频收发器如何配置为发射机（PTX）。

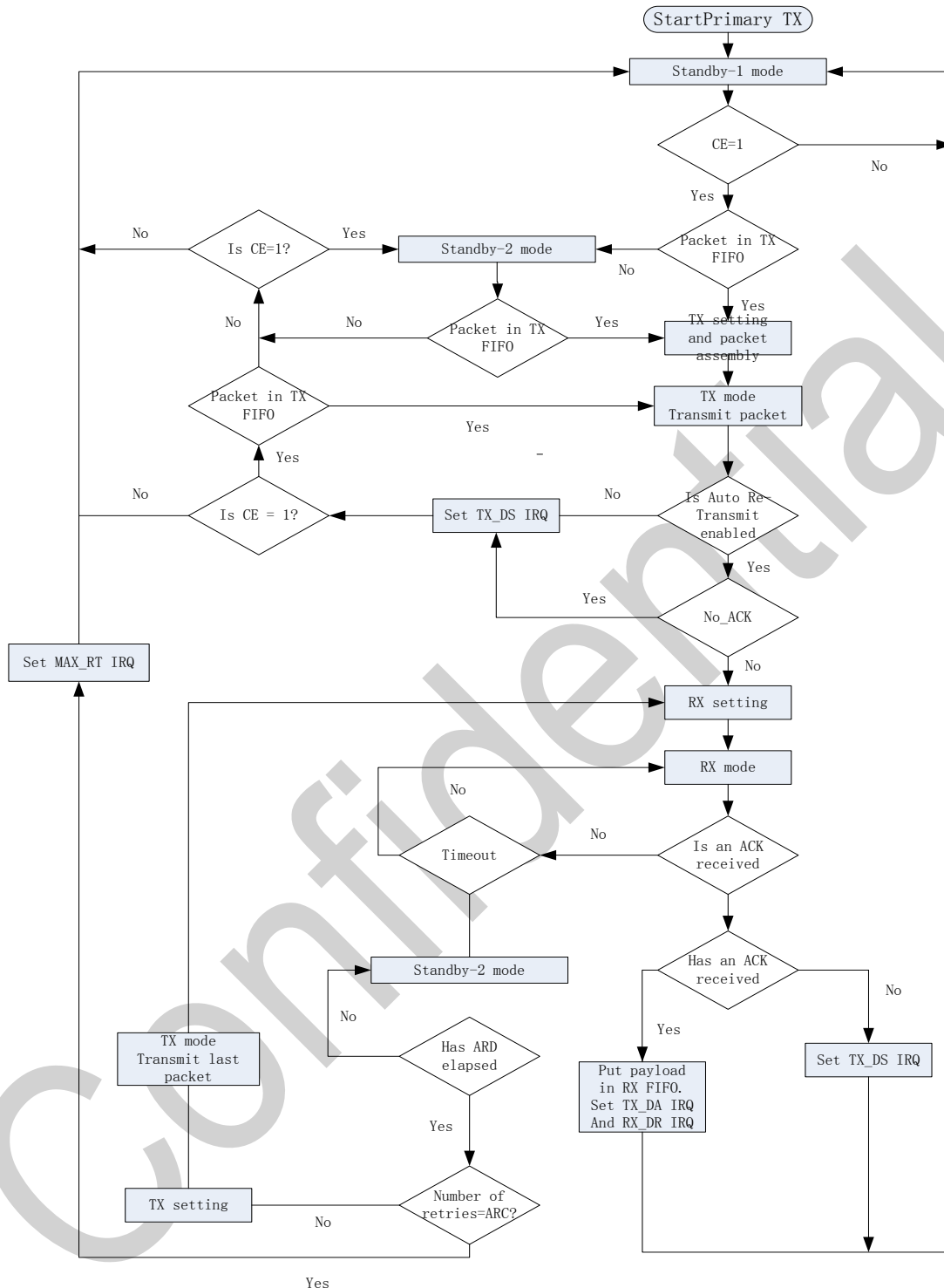


图 7.6 通信协议中 PTX 工作流程

通过设置 CE 为高，PTX 模式才能工作，如果有一个包在 TX FIFO RF 收发机进入发射模式和传输数据包。如自动重传被使能，状态机检测 NO_ACK 是否被设置，如未设置，RF 收发机进入接收模式去接收 ACK 包。如果 ACK 包为空，只产生 TX_DS IRQ 中断。如果 ACK 包包含数据，则同时产生 TX_DS IRQ 和 RX_DR IRQ 中断，然后进入待机模式-I。

如果计数超时，而未收到 ACK 包，则 RF 收发机进入待机模式-II。处于待机模式-II 直到 ARD 到时。如果重传次数未到

ARC，则 RF 收发机进入发射模式和再发射一次数据包（上次的数据）。当使能了自动重传功能，重传次数达到最大值时，定义为 ARC。如果 ARC 发生，RF 收发机产生 MAX_RT IRQ 中断，并返回待机模式-I。如果 CE 为高，TX FIFO 为空，则 RF 收发机进入待机模式-II。

7.5.2 PRX操作

图 7.7 中的流程图概述了进入待机模式-I 后，射频收发器如何配置为发射机（PRX）。

Confidential

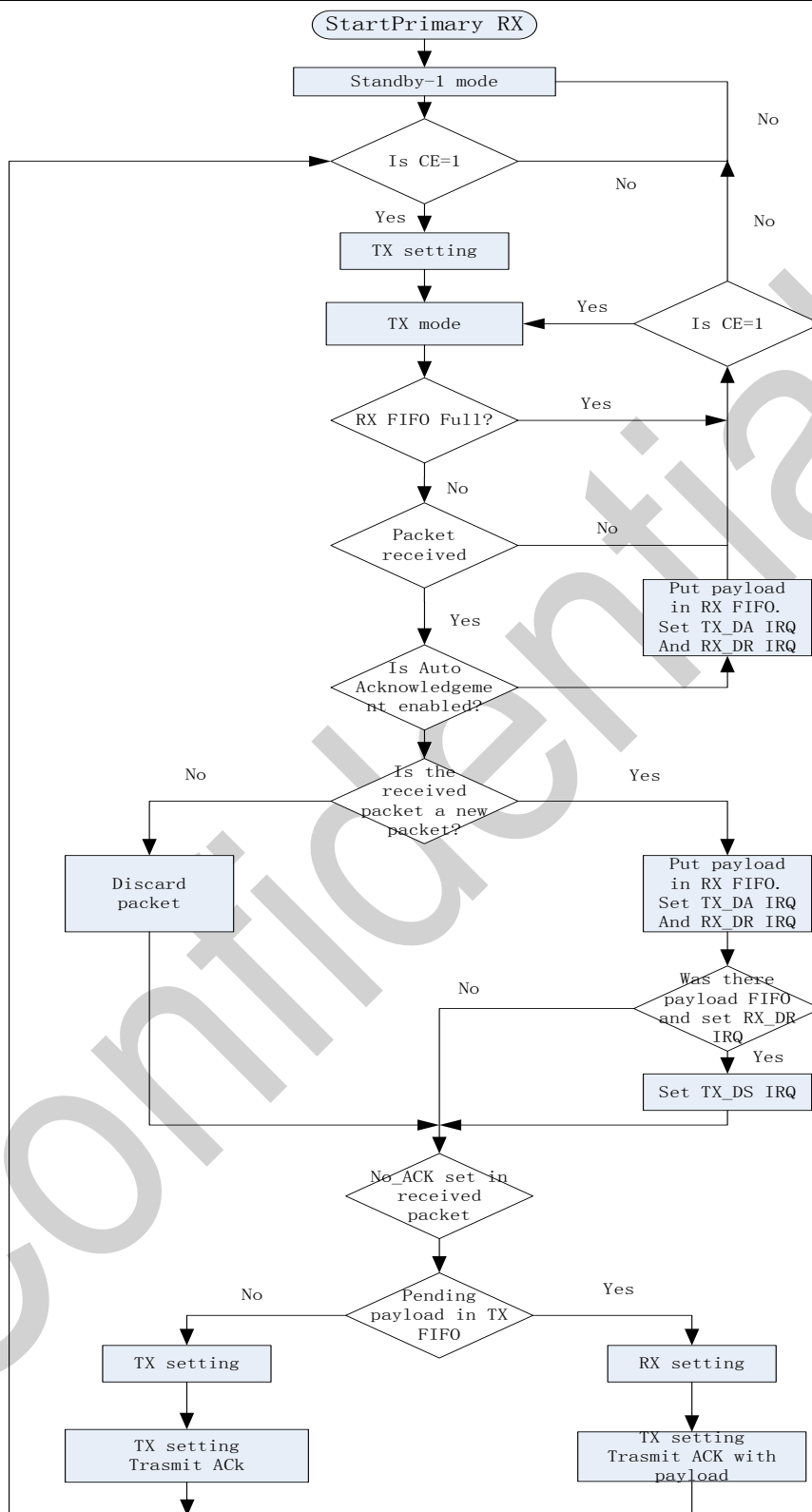


图 7.6 通信协议中 PRX 工作流程

通过设置 CE 为高，PRX 模式才能工作。RF 收发机进入接收模式，并开始查询数据包。如果 RF 收发机收到数据包，

并使用了自动应答模式，RF 收发机对数据包进行判断，是新数据包，还是之前收到数据包。如果数据包是新的，则送入 RX FIFO，并产生 RX_DR IRQ 中断。如果数据包是之前收到过的，PTX 未收到 PRX 发出的 ACK 数据包。如 NO_ACK 未设置，PRX 进入发射模式，ACK 数据包送入 TX FIFO。ACK 数据包发射完之后，PRX 又进入接收模式。如果 ACK 包被丢失，PRX 将会一直收到重复的数据包，在这种情况下，PRX 丢掉重复的数据包，发射 ACK 数据包，并切到接收模式。

7.6 多从机

多从机是用于接收模式，其中包含一组六个平行的，地址独立的数据管道。一个数据管道在物理 RF 信道里有一个逻辑信道，每个数据管道只有一个独一无二的物理地址（管道地址，在收发机进行解码）。

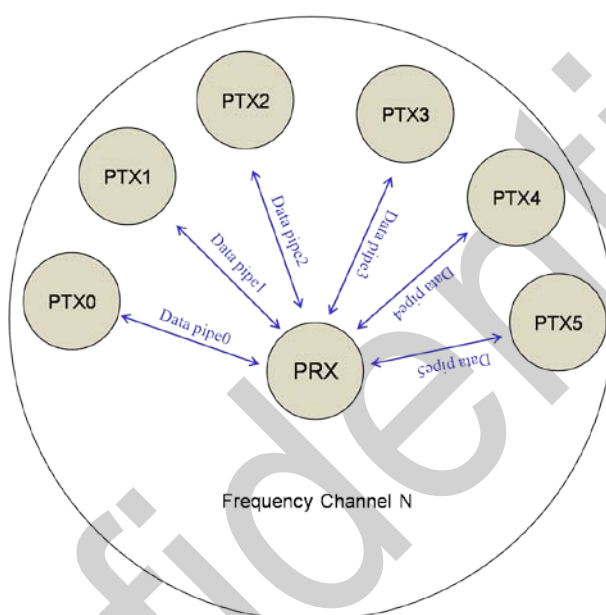


图 7.8 PRX 用于多从机模式

RF 收发机配置成 PRX 模式时，可以收到来自同一个 RF 信道的 6 个不同数据管道的数据。如图 7.8 所示，每个数据管道都有自己的地址，并是相互独立的。

最多 6 个 RF 收发机可配置成 PTX 模式，和一个 RF 收发机配置成 PRX 模式进行通信。所有的数据管理地址都是被同时查寻，在同一时刻，只有一个数据管道能接收到数据包。所有数据管道都遵循通信协议。

以下为所有数据管道常用的设置 The following settings are common to all data pipes:

- CRC 使能/禁止 (CRC 被使能当使用通信协议时)
- CRC 编码方案
- RX 地址宽度
- 射频信道
- 空口速率
- LNA 增益

设置 EN_RXADDR 寄存器使能数据管道，默认值为“0”，“1”使能。设置 RX_ADDR_PX 寄存器配置数据管道地址（数据管道地址是唯一的）。每个数据管道地址最大为 5 字节数，数据管道 0~5 共享高四个地址字节，低字节是唯一的。如 7.9 描述了数据管道 0~5 地址是如何分配的，只有数据管道 0 有 5 字节地址可配，而其他数据管道只有 1 字节地址可配。

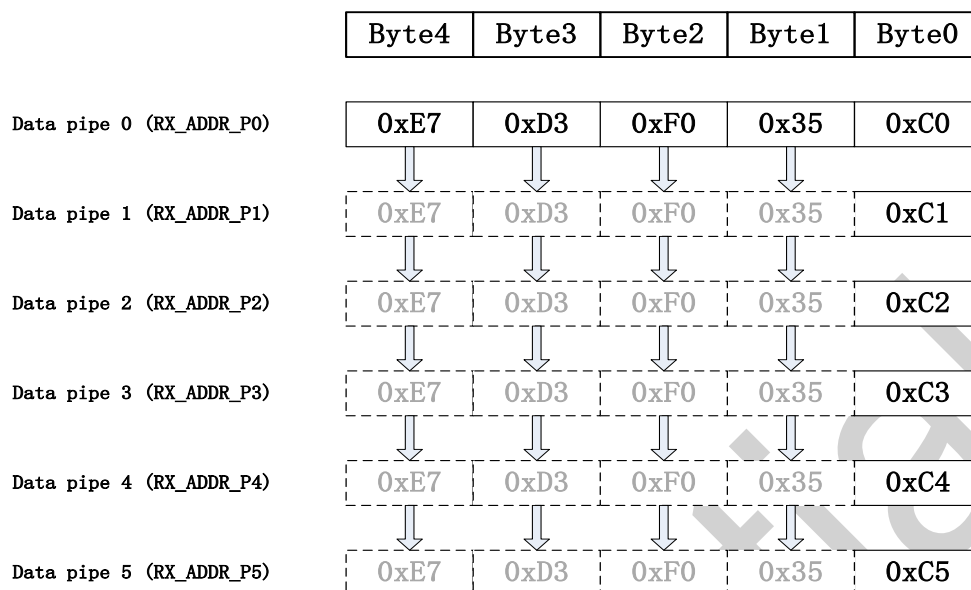


图 7.9 数据管道地址分配

PRX 用于多从机模式和通信协议，能接收来自多于一个 PTX 发来的数据包。PRX 收到后，会回一个 ACK 给 PTX。PRX 回 ACK 的数据管道地址为 PTX 的发射地址。图 7.10 描述了 PRX 和 PTX 的地址分配，PRX 地址在 RX_ADDR_Px 寄存器中，定义为数据管道地址，此地址是唯一的。PTX 地址在 TX_ADDR 寄存器中，此地址必须和 RX_ADDR_Px 地址一致。

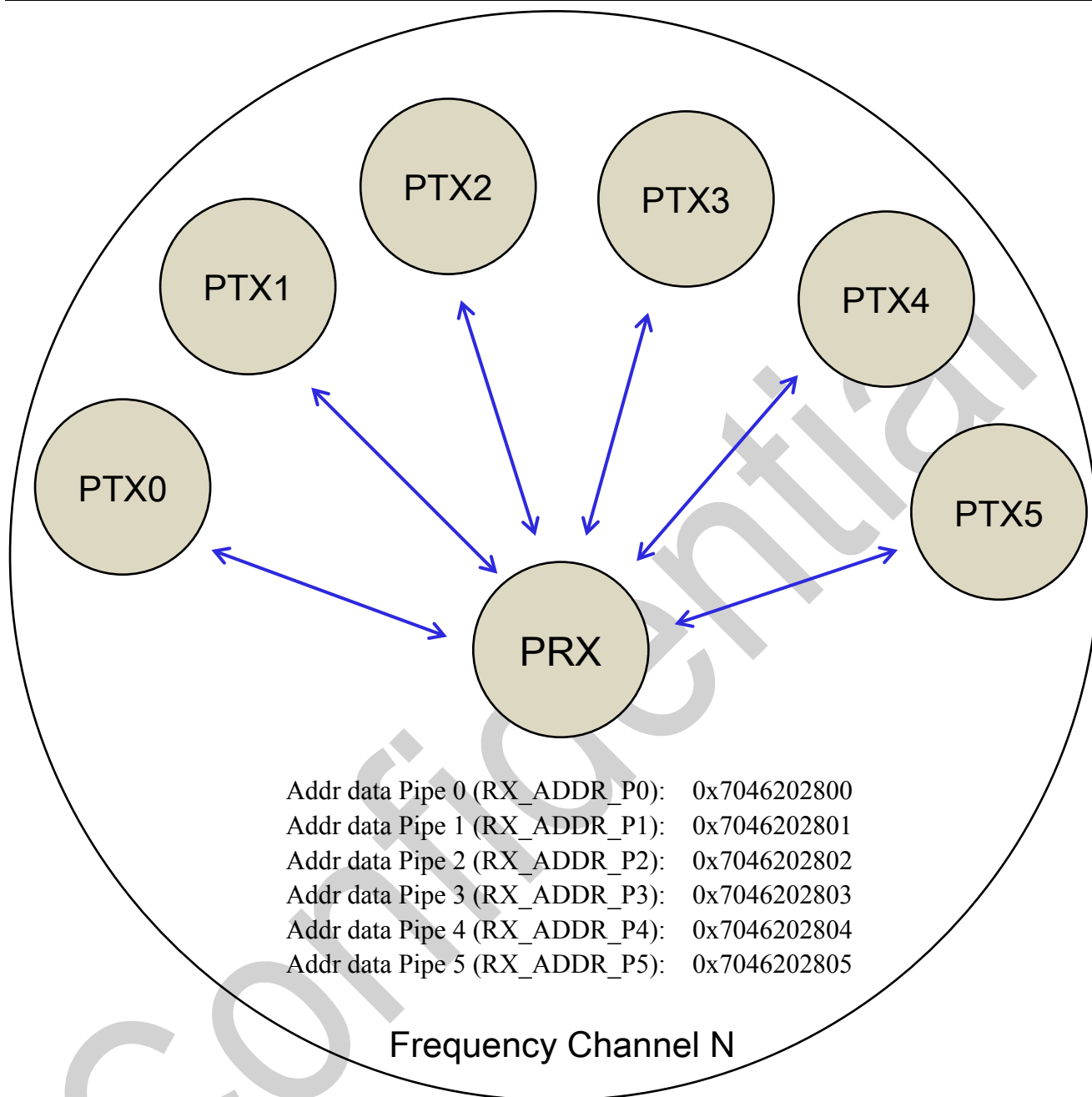


图 7.10 多从机的地址分配

当一个数据管道接收完数据包后，其他管道才能接收数据。当多个 PTXs 与 PRX 通信时，ARD 用于规划先后发射次序，防止相互碰撞。

7.7 通信协议时序

本节将描述通信协议的时序和各种模式下的启动和工作时序。通信协议时序通过控制数据和接口。RF 收发机可设置成静态模式或自动模式（内部状态机控制事件）。每个自动模式的结束，都产生 RFIRQ 中断，在时序图中，所有中断都是 IRQ 中断事件。

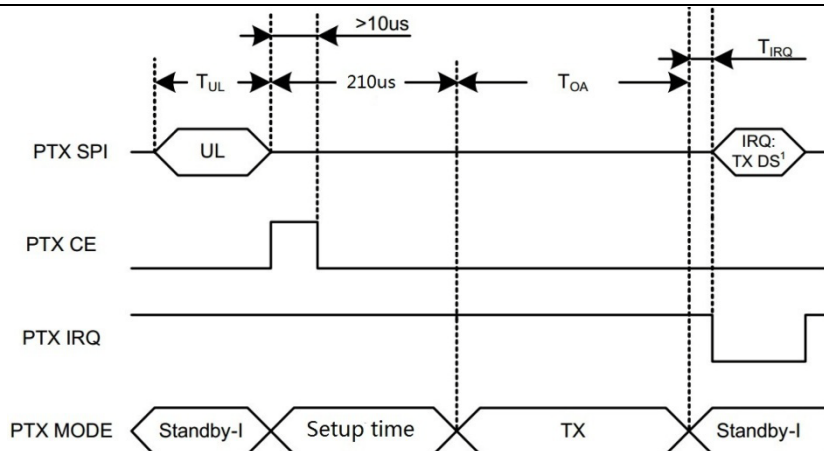


图 7.11 NO_ACK 使能的发射时序图

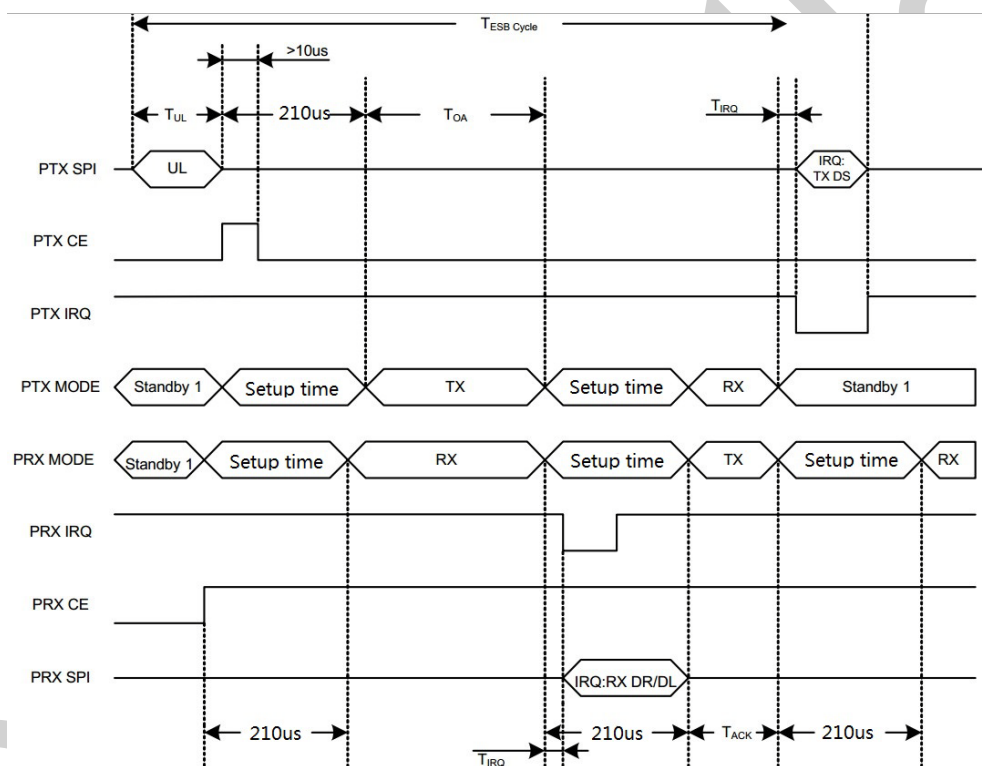


图 7.12 通信协议上传数据包的时序(2Mbps)

图 7.12 描述了数据包的传输和应答，PRX 工作在接收模式（CE=“1”），PTX 工作在接收模式（CE=“1” 最小 20us），210us 的发射建立时间后，开始发射（T_{OA}）。PTX 完成发射后，自动切到接收模式，等待 PRX 回 ACK 包。PRX 收到数据包后，产生接收中断（IRQ: DR/DL），告知 MCU，并切到发射模式，发射 ACK 包。PTX 收到 ACK 后，产生中断（IRQ:TXDS），告知 MCU，并清 TX FIFO。

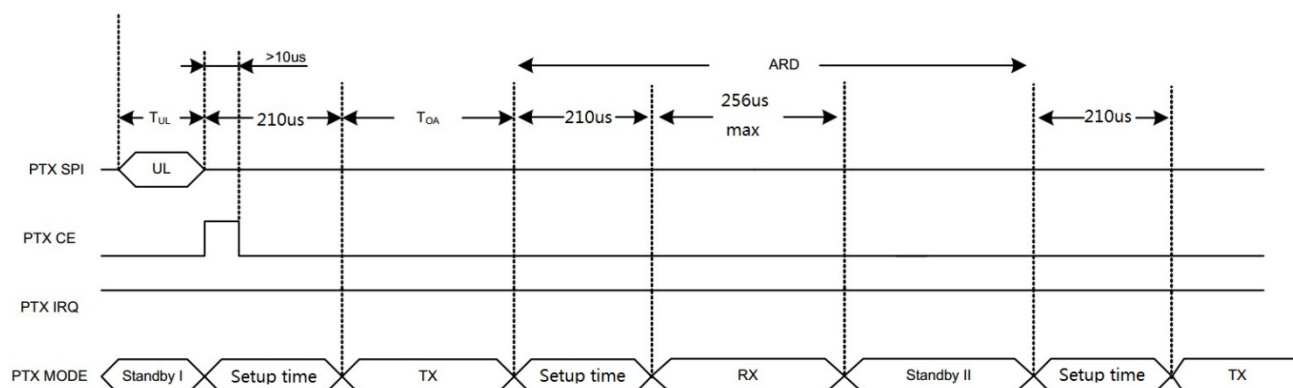


图 7.13 第一个 ACK 未收到的通信协议时序图 (2 Mbps)

7.8 通信协议交互框图

本节描述了通信协议中自动交互的几种模式。状态机的切换，以及其他事件的处理，MCU 在不同时隙中处理不同的事件。

7.8.1 带ACK包和中断事件的单一数据包处理

图 7.14 显示了最基本的自动应答模式。PTX 发射数据包，然后切到接收模式，接收来自 PRX 的 ACK 包。RX_DR IRQ 中断标志着，PRX 收到数据包，TX_DS IRQ 中断标志着 PTX 收到 ACK 包。

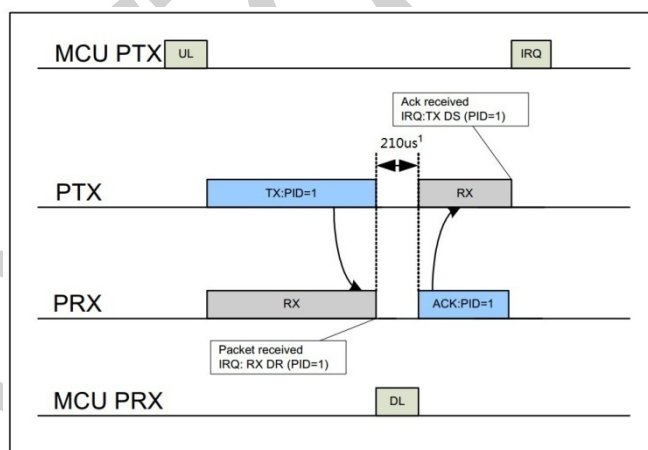


图 7.14 带 ACK 的 TX/RX 时序图

7.8.2 未收到数据包的单一数据包处理

图 7.15 描述了第一次数据包未被收到的情况，PTX 发射数据包后，切到接收模式接收 ACK 包。PTX 发射第一个数据包后，等待一段时间（建立时间 210us，RX_TM 130us 和 ARD: 0us, 256us, 512us 和 3840us）后，如果未收到 ACK 包，则 PTX 重新发射数据包。PTX 又切到接收模式，等待回 ACK。

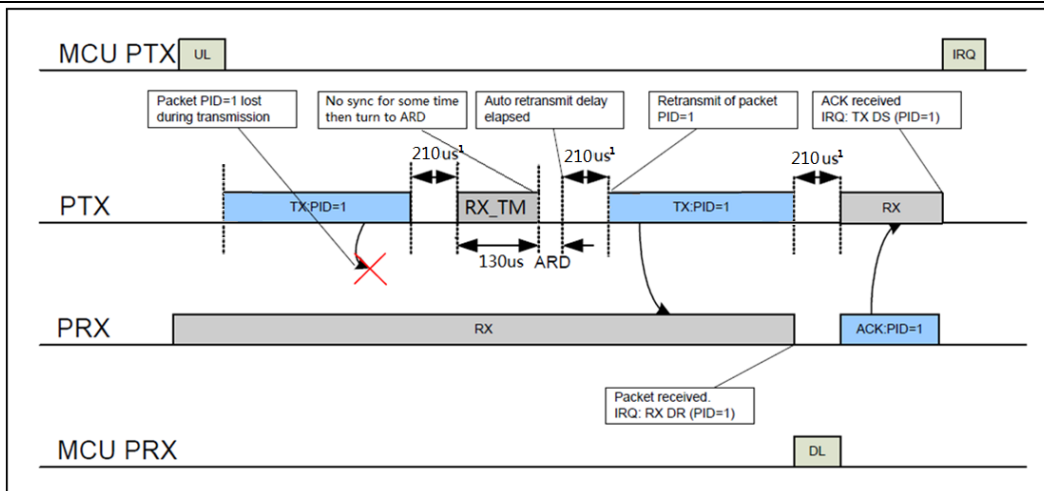


图 7.15 第一个数据包未收到的 TX/RX 时序图

7.8.3 未收到ACK包的单一数据包处理

图 7.16 描述了 PTX 发射后，PRX 收到数据包，并回 ACK，但 PTX 未收到 ACK。这种情况一般会发生在通信过程中有干扰出现。

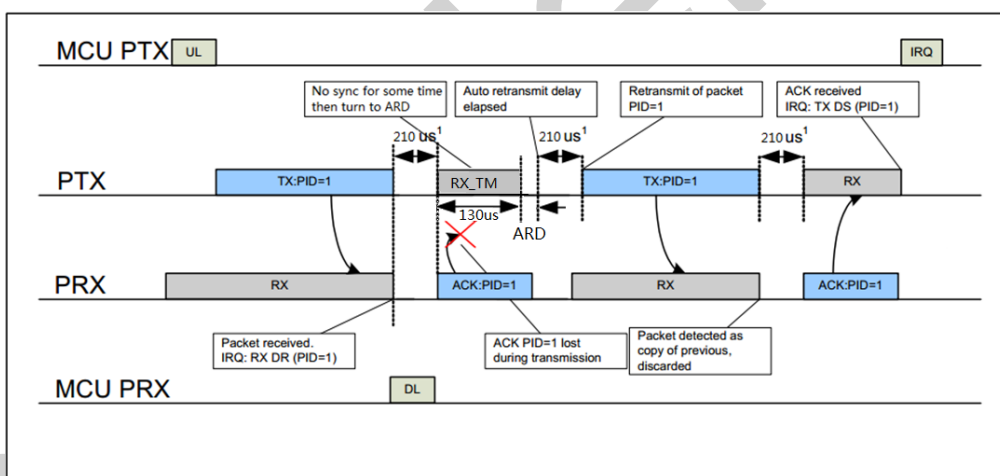


图 7.16 ACK 包未收到的 TX/RX 时序图

7.8.4 ACK包携带数据的单一数据包处理

图 7.17 显示的是最基本的自动应答携带数据的一种情况。PTX 发射数据包后，切换到接收模式，接收来自 PRX 的携带数据的 ACK 包。RX_DR IRQ 中断标志着，PRX 收到数据包，TX_DS IRQ 中断标志着 PTX 收到 ACK 包。PRX 回携带信息 ACK 包后，收到 PTX 发来的新数据包，则会产生 TX_DS IRQ 中断。

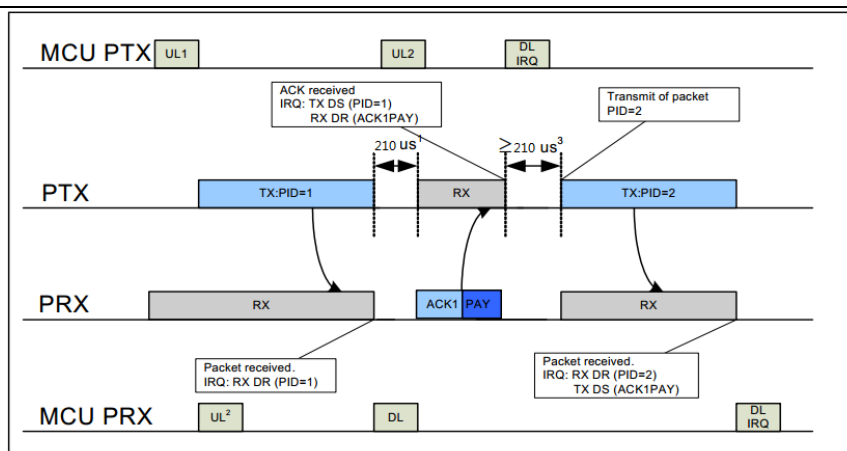


图 7.17 ACK 包携带数据的 TX/RX 时序图

7.8.5 ACK包携带数据的单一数据包处理和数据包丢失

图 7.18 描述了第一个数据包未收到的情况。PRX 未收到数据包 (PID1) 后, PTX 等待一段时间后, 重传上次数据包 (PID1)。PRX 收到 PTX 第二次发来的数据包后, 回一个携带数据的 ACK 包。PTX 收到后, 产生 TX_DS 和 RX_DR IRQ 中断, 并开始发射第二个数据包 (PID2), PRX 收到第二个数据包 (PID2) 后, 产生 TX_DS IRQ 中断。

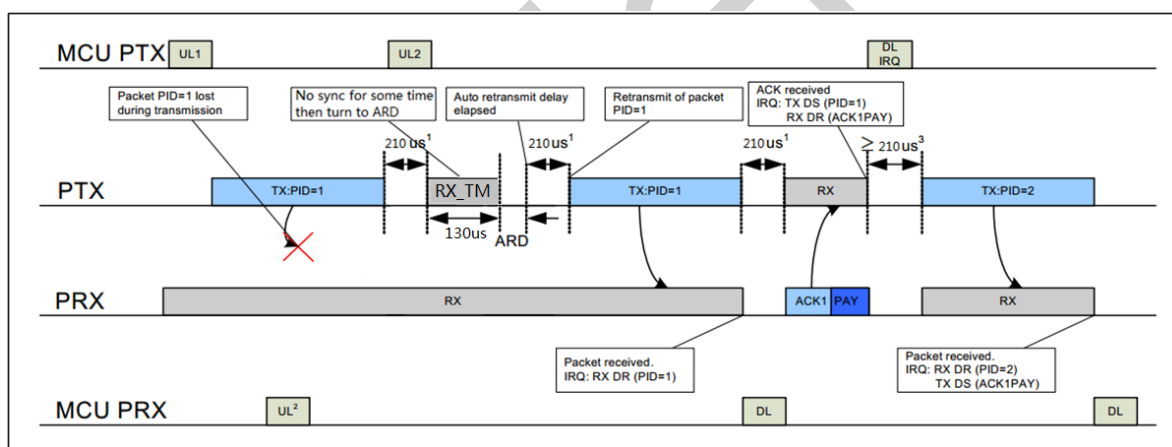


图 7.18 未收到数据包 (PID1) 的 TX/RX 时序图

7.8.6 未收到携带数据的ACK包的双数据包处理

图 7.19 描述了 ACK 数据包丢失后, PRX 和 PTX 的工作流程。PRX 收到数据包后, 产生 TX_DS IRQ 中断。并回 ACK 数据包 (ACK1), 但 PTX 未收到 ACK 数据包。PTX 重发上次数据包 (PID1), PRX 收到数据包 (PID1) 后, 再次发 ACK 数据包。PTX 收到 ACK 数据包后, 产生 TX_DS 和 RX_DR IRQ 中断。然后 PTX 发射第二个数据包 (PID2), PRX 收到数据包后, 会产生 RX_DR (PID=2) 和 TX_DS (ACK1PAY) IRQ 中断, 然后回 ACK 数据包 (ACK2)。

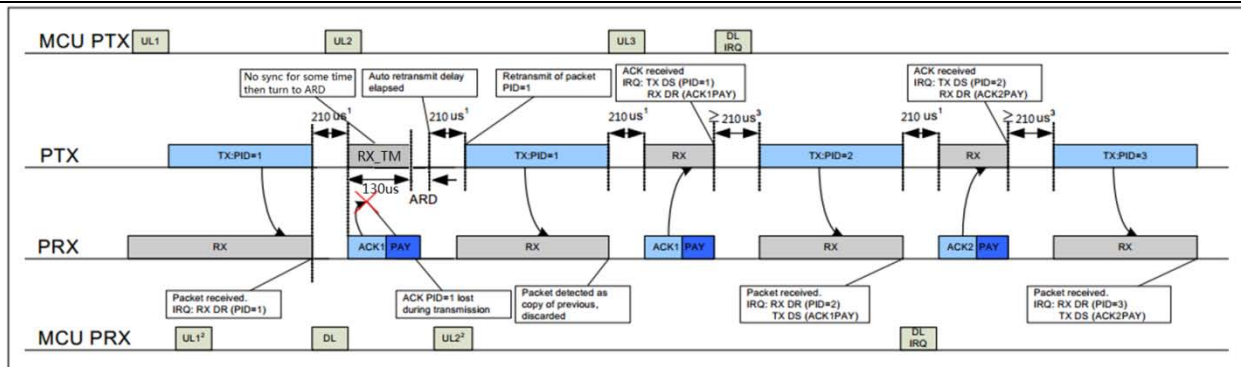
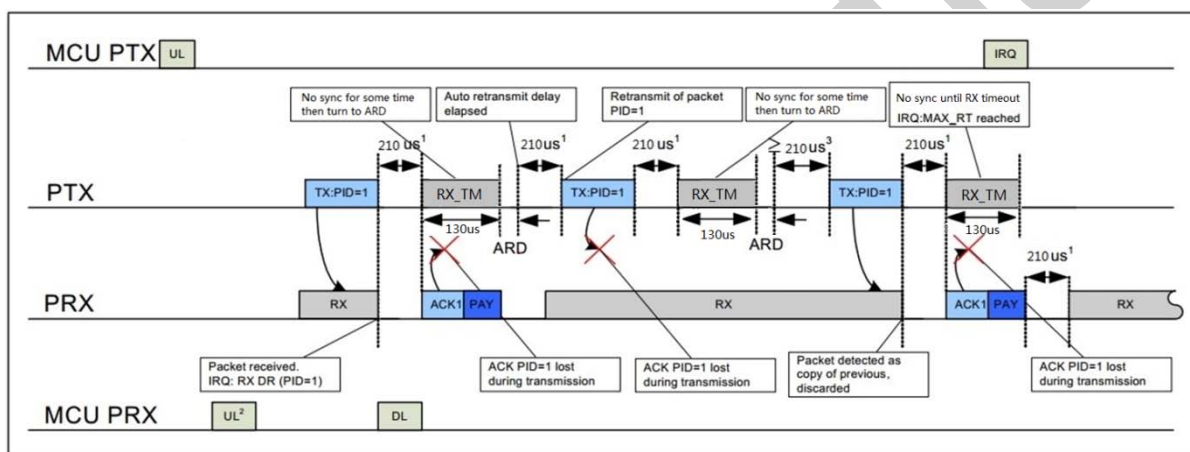


图 7.19 未收到 ACK 数据包 (ACK1) 的 TX/RX 时序图

7.8.7 最大重传下的双数据包处理



7.20 产生最大重传的 TX/RX 时序图 (最大重传 ARC 设为 2)

ARC 计数器达到最大值时, 产生最大重传 MAX_RT IRQ 中断, 如图 7.20 所示。ARC 为 2, 当 PTX 重复发射两次数据包, 而未收到 ACK 数据包时, 会产生最大重传中断 IRA。TX FIFO 中的数据不会被清, MCU 执行下一个步骤时。RFCON 寄存器的 CE 变换, 从新传输数据包。可通过 FLUSH_TX 命令清 TX FIFO。

8 数据和控制接口

HS6200 和 MCU 的所有数据交互都是采用 SPI 通信，SPI 接口最大承受电压为 5V。HS6200 主要接口引脚如下：

- IRQ (低电平有效，中断信号指示)
- CE (高电平有效，在发射模式或接收模式下，必须处于高电平)
- CSN (SPI)
- SCK (SPI)
- MOSI (SPI)
- MISO (SPI)

8.1 性能

- 特殊的 SPI 指令，适合快速频繁的使用
- 速率为 0-10Mbps， 4-wire SPI
- 8Bit 的指令字
- 简便的寄存器配置映射

8.2 SPI操作

本节将描述 SPI 命令字和时序。

8.2.1 SP命令字

SPI 接口用到的命令表 8-2 有所说明。CSN 为低后 SPI 接口等待执行命令。每一条命令的执行都必须通过一次 CSN 由高到低的变化。

SPI 命令格式：

<命令字：由高位到低位（每字节）>

<数据字节：低字节到高字节，每一字节高位在前>

命令名称	命令字 (二进制)	数据字节	操作
R_RESISTER	000A AAAA	1 to 5 低字节在前	读命令寄存器和状态寄存器，AAAAA=5bit 寄存器地址
W_RESISTER	001A AAAA	1 to 5 低字节在前	写命令寄存器和状态寄存器，AAAAA=5bit 寄存器地址 仅在 power_down 和 standby 模式写可执行
R_RX_PAYLOAD	0110 0001	1 to 32 低字节在前	读接收数据，读操作通常由第 0 字节开始。读完过后数据将被从 FIFO 中删除。接收模式可用
W_TX_PAYLOAD	1010 0000	1 to 32 低字节	写发射数据，写操作通常由 0 字节开始。发射模式中可用

D		节在前	
FLUSH_TX	1110 0001	0	清 Tx_FIFO, Tx 模式中可用
FLUSH_RX	1110 0010	0	清 Rx_FIFO, Rx 模式中可用。在回传应答时不可执行，否则会使应答数据不完整
REUSE_TX_PL	1110 0011	0	用在 PTX 模式芯片，重用最后传送的数据。当 CE 为高时数据将被一直重复使用。重用 Tx 数据在 W_REGISTER, FLUSH_TX 命令执行后可用。数据传输时该命令不能被执行
R_RX_PL_WID	0110 0000	1	读 Rx_FIFO 最顶部 RX-payload 数据宽度
W_ACK_PAYLO AD	1010 1PPP	1 to 32 低字 节在前	Rx 模式可用，写 PIPE PPP (PPP 的值从 000 到 101) 响应 ACK 时同时回传的数据。最多可设置 3 个 ACK 数据包。同 PIPE 的数据将以先进先出的原则发送。写操作通常从 0 字节开始。
W_TX_PAYLOA D_NO_ACK	1011 0000	1 to 32 低字 节在前	Tx 模式中可用，使用该命令发送数据将使 AUTOACK 不可用
NOP	1111 1111	0	无操作。可用于读状态寄存器

表 8.1 SPI 控制命令表

R_REGISTER 和 W_REGISTER 寄存器可能操作单字节或多字节寄存器。当访问多字节寄存器时首先要读/写的是最低字节的高位。在所有多字节寄存器被写完之前可以结束写 SPI 操作，在这种情况下没有写完的高字节保持原有内容不变。例如：RX_ADDR_P0 寄存器的最低字节可以通过写一个字节给寄存器 RX_ADDR_P0 来改变。在 CSN 状态由高变低后可以通过 MISO 来读取状态寄存器的内容。

8.2.2 SPI 时序

SPI 操作和时序如图 8.1 和 8.2 所示，写配置寄存器前，HS6200 必须处于待机模式或休眠模式。

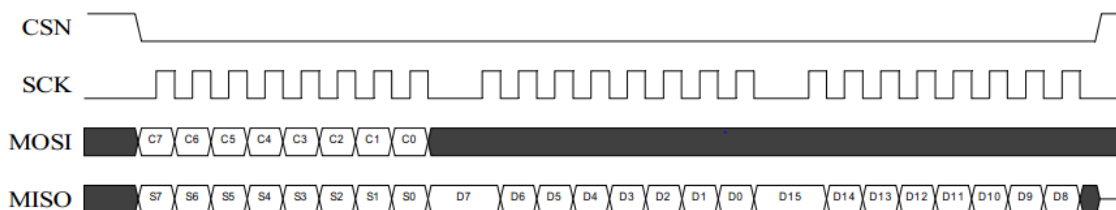


图 8.1 SPI 读操作

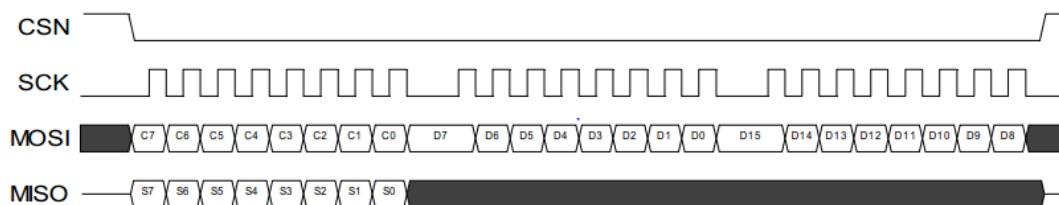


图 8.2 SPI 写操作

8.3 中断

HS6200 的中断引脚（IRQ）为低电平触发，当状态寄存器中 TX_DS、RX_DR 或 MAX_RT 为高时触发中断。当 MCU 给中断源写 ‘1’ 时，中断引脚被禁止。可屏蔽中断可以被 IRQ 中断屏蔽。通过设置可屏蔽中断位为高，则中断响应被禁止。默认状态下所有的中断源是被禁止的。

Confidential

9 寄存器映射

可以通过 SPI 读写操作表 8 中的寄存器来配置和控制 HS6200。本节中未定义的为无用寄存器，读出来的结果为“0”。

9.1.1 CONFIG (RW)地址: 00h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Reserved	MASK_RX_ DR	MASK_TX_ DS	MASK_MA X_RT	EN_CRC	CRCO	PWR_UP	PRIM_RX
0	0	0	0	1	0	0	0
RW	RW	RW	RW	RW	RW	RW	RW

字描述

Bit	值	符号	描述
7	0	Reserved	Only 0 allowed
			0 保持当前值
			1 复位默认值
6	0	MASK_RX_DR	接收数据成功的中断上报使能位
			0 RX_DR 中断反映到 IRQ pin
			1 中断不反映到 IRQ pin
5	0	MASK_TX_DS	发送数据成功的中断上报使能位
			0 TX_DS 中断反映到 IRQ pin
			1 中断不反映到 IRQ pin
4	0	MASK_MAX_RT	Mask interrupt caused by MAX_RT
			0 达到最大传输次数的中断上报使能位
			1 中断不反映到 IRQ pin
3	1	EN_CRC	CRC 使能位
			0 禁止 CRC
			1 使能 CRC
2	0	CRCO	CRC 编码方案
			0 1 byte
			1 2 byte
1	0	PWR_UP	Power up 控制
			0 POWER DOWN
			1 POWER UP
0	0	PRIM_RX	RX/TX 控制
			0 PTX

			1	PRX
--	--	--	---	-----

9.1.2 EN_AA (RW) 地址: 01h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Reversed		ENAA_P5	ENAA_P4	ENAA_P3	ENAA_P2	ENAA_P1	ENAA_P0
0		1	1	1	1	1	1
RW		RW	RW	RW	RW	RW	RW

字描述

Bit	值	符号	描述	
7	0	Reserved	Only 0 allowed	
			0	保持当前值
			1	复位默认值
6	0	Reserved	Only 0 allowed	
			0	保持当前值
			1	复位默认值
5	1	ENAA_P5	使能 pipe5 自动应答	
			0	禁止
			1	使能
4	1	ENAA_P4	使能 pipe4 自动应答	
			0	禁止
			1	使能
3	1	ENAA_P3	使能 pipe3 自动应答	
			0	禁止
			1	使能
2	1	ENAA_P2	使能 pipe2 自动应答	
			0	禁止
			1	使能
1	1	ENAA_P1	使能 pipe1 自动应答	
			0	禁止
			1	使能
0	1	ENAA_P0	使能 pipe0 自动应答	
			0	禁止
			1	使能

9.1.3 EN_RXADDR (RW) 地址: 02h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Reversed		ERX_P5	ERX_P4	ERX_P3	ERX_P2	ERX_P1	ERX_P0
0		0	0	0	0	1	1
RW		RW	RW	RW	RW	RW	RW

字描述

Bit	值	符号	描述	
7:6	0	Reserved	Only 0 allowed	
			0	保持当前值
			1	复位默认值
5	0	ERX_P5	使能 data pipe 5	
			0	禁止
			1	使能
4	0	ERX_P4	使能 data pipe 4	
			0	禁止
			1	使能
3	0	ERX_P3	使能 data pipe 3	
			0	禁止
			1	使能
2	0	ERX_P2	使能 data pipe 2	
			0	禁止
			1	使能
1	1	ERX_P1	使能 data pipe 1	
			0	禁止
			1	使能
0	1	ERX_P0	使能 data pipe 0	
			0	禁止
			1	使能

9.1.4 SETUP_AW (RW) 地址: 03h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Reserved						SETUP_AW	
0						2'b11	
RW						RW	

字描述

Bit	值	符号	描述
7:2	0	Reserved	Only 0 allowed
			0 保持当前值
			1 复位默认值
1:0	2'b11	SETUP_AW	设置地址宽度
			2'b11 5 bytes
			2'b10 4 bytes
			2'b01 无效
			2'b00 无效

9.1.5 SETUP_RETR (RW)地址: 04h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ARD				ARC			
4'b0				4'b11			
RW				RW			

字描述

Bit	值	符号	描述
7:2	4'b0	ARD	自动重传延时
			4'hf Wait 3840μS
			
			4'h1 Wait 256μS
			4'h0 Wait 0μS
3:0	4'b11	ARC	自动重传的传输次数设置
			4'hf Up to 15 Re-Transmit on fail of AA
			
			4'h1 Up to 1 Re-Transmit on fail of AA
			4'h0 Re-Transmit 禁止 d

9.1.6 RF_CH (RW) 地址: 05h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Reg_Rf_ch							
8'b2							

RW

字描述

Bit	值	符号	描述
8:0	2	Reg_Rf_ch	设置使用频道

9.1.7 RF_SETUP (RW) 地址: 06h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CONT_WAVE	PA_PWR[3]	RF_DR_LOW	Reserved	RF_DR_HIGH		PA_PWR	
0	1	0	0	1		3'b010	
RW	RW	RW	RW	RW		RW	

字描述

Bit	值	符号	描述
7	0	CONT_WAVE	使能载波发射模式
			0 禁止
			1 使能
6	1	PA_PWR[3]	功率控制 bit 3
5	0	RF_DR_LOW	空口速率设置, 高位
4	0	reserved	Reserved
3	1	RF_DR_HIGH	空口速率设置, 低位:
			[RF_DR_LOW, RF_DR_HIGH]:
			11 500Kbps
			10 reserved
			01 2Mbps
2:0	3'b010	PA_PWR	功率工控, PA_PWR[3:0]
			1111 Output +5 dbm
			1000 Output 0 dbm
			0100 Output -6 dbm
			0010 Output -12 dbm
			0001 Output -18 dbm

9.1.8 STATUS (RW)地址: 07h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
BANK	RX_DR	TX_DS	MAX_RT	RX_P_NO			TX_FULL
0	0	0	0	3'b111			0
R	RW	RW	RW	R			R

字描述

Bit	值	符号	描述
7	0	BANK	寄存器 BANK 状态
			1 读\写 BANK1 寄存器
			0 读\写 BANK0 寄存器
6	0	RX_DR	RX FIFO 接收数据中断, 在新数据被接收到达 RX FIFO 时产生中断。写 1 清中
5	0	TX_DS	TX FIFO 发送数据中断, 在数据发送完成后产生中断。当使能 AUTO_ACK 时, 仅在收到 ACK 信号后才会将该位置高。写 1 清中断
4	0	MAX_RT	达到最大传输次数产生中断。写 1 清中断如果产生该中断, 必须清该中断后可继续进行通信
3:1	3'b111	RX_P_NO	可从 RX_FIFO 读取的 pipe 号
			111 RX_FIFO 空
			110 未使用
			000-101 pipe 号
0	0	TX_FULL	TX FIFO 满标志
			0 未滿可用
			1 满

9.1.9 OBSERVE_TX (RW)地址: 08h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PLOS_CNT				ARC_CNT			
4'h0				4'h0			
R				R			

字描述

Bit	值	符号	描述
7:4	4'h0	PLOS_CNT	丢包计数器, 该计数器达到最大值 15 时将停止计数, 直到复位, 未复位该值时可继续进行通信。该计数器在写 RF_CH 时被复位

3:0	4'h0	ARC_CNT	重传次数计数器。与 ARC 寄存器配合使用。每次达到重传次数限制值时，会视为丢包，并将 PLOS_CNT 加 1。当新数据写入 TX FIFO 时该计数器复位。重传次数=传输次数- 1
-----	------	---------	--

9.1.10 RPD (R)地址: 09h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
sig_dbm_est							
8'h0							
R							

字描述

Bit	值	符号	描述
7:0	0	sig_dbm_est	计算带内信号强度 (dBm)，范围 -100 ~ +10 dBm,
			11000000 -64 dBm

9.1.11 RX_ADDR_P0 (RW)地址: 0Ah

Bit 39	Bit 38	Bit 37	Bit 36	Bit 35	Bit 34	Bit 33	Bit 32
RX_ADDR_P0							
8'h70							
RW							
Bit 31	Bit 30	Bit 29	Bit 28	Bit 27	Bit 26	Bit 25	Bit 24
RX_ADDR_P0							
8'h41							
RW							
Bit 23	Bit 22	Bit 21	Bit 20	Bit 19	Bit 18	Bit 17	Bit 16
RX_ADDR_P0							
8'h88							
RW							
Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8
RX_ADDR_P0							
8'h20							
RW							
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RX_ADDR_P0							
8'h46							
RW							

字描述

Bit	值	符号	描述
39:0	40'7041 882046	RX_ADDR_P0	data pipe 0 的接收地址，最长 5 字节。（由低字开始写。地址长度由 SETUP_AW 定义）

9.1.12 RX_ADDR_P1 (RW)地址: 0Bh

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RX_ADDR_P1							
8'hC2							
RW							

字描述

Bit	值	符号	描述
7:0	8'hC2	RX_ADDR_P1	data pipe 1 的接收地址，仅最低位，高位等于 RX_ADDR_P1[39:8]

9.1.13 RX_ADDR_P2 (RW)地址: 0Ch

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RX_ADDR_P2							
8'hC3							
RW							

字描述

Bit	值	符号	描述
7:0	8'hC3	RX_ADDR_P2	data pipe 2 的接收地址，仅最低位，高位等于 RX_ADDR_P1[39:8]

9.1.14 RX_ADDR_P3 (RW)地址: 0Dh

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RX_ADDR_P3							
8'hC4							
RW							

字描述

Bit	值	符号	描述
7:0	8'hc4	RX_ADDR_P3	data pipe 3 的接收地址, 仅最低位, 高位等于 RX_ADDR_P1[39:8]

9.1.15 RX_ADDR_P4 (RW)地址: 0Eh

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RX_ADDR_P4							
8'hC5							
RW							

字描述

Bit	值	符号	描述
7:0	8'hc5	RX_ADDR_P4	data pipe 4 的接收地址, 仅最低位, 高位等于 RX_ADDR_P1[39:8]

9.1.16 RX_ADDR_P5 (RW)地址: 0Fh

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RX_ADDR_P5							
8'hC6							
RW							

字描述

Bit	值	符号	描述
7:0	8'hc6	RX_ADDR_P5	data pipe 5 的接收地址, 仅最低位, 高位等于 RX_ADDR_P1[39:8]

9.1.17 TX_ADDR(RW)地址: 10h

Bit 39	Bit 38	Bit 37	Bit 36	Bit 35	Bit 34	Bit 33	Bit 32
TX_ADDR							
8'h70							
RW							
Bit 31	Bit 30	Bit 29	Bit 28	Bit 27	Bit 26	Bit 25	Bit 24
TX_ADDR							
8'h41							
RW							
Bit 23	Bit 22	Bit 21	Bit 20	Bit 19	Bit 18	Bit 17	Bit 16
TX_ADDR							

8'h88							
RW							
Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8
TX_ADDR							
8'h20							
RW							
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TX_ADDR							
8'h46							
RW							

字描述

Bit	值	符号	描述
39:0	40'h704 1882046	TX_ADDR	发送端地址。(由低字开始写) 只能在配置为 PTX 模式的芯片中使用, 需要设置 RX_ADDR_P0 等于该地址以便在通信协议下的接收自动应答。

9.1.18 RX_PW_P0 (RW)地址: 11h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Reserved		RX_PW_P0					
0		0					
RW		RW					

字描述

Bit	值	符号	描述
7:6	2'b00	Reserved	Only 0 allowed
			0 保持当前值
			1 复位默认值
5:0	0	RX_PW_P0	data pipe 0 中的 RX payload 的数据长度 (1~32 字节)
			32 32 bytes
			
			1 1 byte
			0 Pipe 未使用

9.1.19 RX_PW_P1 (RW) 地址: 12h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-------	-------	-------	-------	-------	-------	-------	-------

Reserved	RX_PW_P1
0	0
RW	RW

字描述

Bit	值	符号	描述
7:6	2'b00	Reserved	Only 0 allowed
			0 保持当前值
			1 复位默认值
5:0	0	RX_PW_P1	data pipe 1 中的 RX payload 的数据长度 (1~32 字节)
			32 32 bytes
			
			1 1 byte
			0 Pipe 未使用

9.1.20 RX_PW_P2 (RW) 地址: 13h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Reserved							
0							
RW							

字描述

Bit	值	符号	描述
7:6	2'b00	Reserved	Only 0 allowed
			0 保持当前值
			1 复位默认值
5:0	0	RX_PW_P2	data pipe 2 中的 RX payload 的数据长度 (1~32 字节)
			32 32 bytes
			
			1 1 byte
			0 Pipe 未使用

9.1.21 RX_PW_P3 (RW) 地址: 14h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Reserved							

0	0
RW	RW

字描述

Bit	值	符号	描述
7:6	2'b00	Reserved	Only 0 allowed
			0 保持当前值
			1 复位默认值
5:0	0	RX_PW_P3	data pipe 3 中的 RX payload 的数据长度 (1~32 字节)
			32 32 bytes
			
			1 1 byte
			0 Pipe 未使用

9.1.22 RX_PW_P4 (RW) 地址: 15h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Reserved		RX_PW_P4					
0		0					
RW		RW					

字描述

Bit	值	符号	描述
7:6	2'b00	Reserved	Only 0 allowed
			0 保持当前值
			1 复位默认值
5:0	0	RX_PW_P4	data pipe 4 中的 RX payload 的数据长度 (1~32 字节)
			32 32 bytes
			
			1 1 byte
			0 Pipe 未使用

9.1.23 RX_PW_P5 (RW) 地址: 16h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Reserved		RX_PW_P4					
0		0					

RW	RW
----	----

字描述

Bit	值	符号	描述
7:6	2'b00	Reserved	Only 0 allowed
			0 保持当前值
			1 复位默认值
5:0	0	RX_PW_P5	data pipe 5 中的 RX payload 的数据长度 (1~32 字节)
			32 32 bytes
			
			1 1 byte
			0 Pipe 未使用

9.1.24 FIFO_STATUS (RW)地址 s: 17h

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Reserved	TX_REUSE_PL	TX_FULL	TX_EMPTY	Reserved		RX_FULL	RX_EMPTY
0	0	0	1	0		0	1
R	R	R	R	R		R	R

字描述

Bit	值	符号	描述
7	0	Reserved	Only '0' allowed
			0 保持当前值
			1 复位默认值
6	0	TX_REUSE_PL	TX 重传位
			1 Tx 重传
			0 Tx 不重传
5	0	TX_FULL	TX FIFO 满标志位
			1 TX FIFO 满
			0 TX FIFO 可用
4	1	TX_EMPTY	TX FIFO 空标志位
			1 TX FIFO 空
			0 TX FIFO 有数据
3:2	2'b00	Reserved	Only '00' allowed
			0 保持当前值
			1 复位默认值

1	0	RX_FULL	RX FIFO 满标志位.	
			1	RX FIFO full
			0	Available locations in RX FIFO
0	1	RX_EMPTY	RX FIFO empty flag.	
			1	RX FIFO 满
			0	RX FIFO 可用

9.1.25 DYNPD (RW) 地址: 1Ch

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Reserved		DPL_P5	DPL_P4	DPL_P3	DPL_P2	DPL_P1	DPL_P0
0		0	0	0	0	0	0
RW		RW	RW	RW	RW	RW	RW

字描述

Bit	值	符号	描述
7:6	2'b00	Reserved	Only 0 allowed
			0 保持当前值
			1 复位默认值
5	0	DPL_P5	使能 PIPE 5 动态 PAYLOAD 长度(需要 EN_DPL)
4	0	DPL_P4	使能 PIPE 4 动态 PAYLOAD 长度(需要 EN_DPL)
3	0	DPL_P3	使能 PIPE3 动态 PAYLOAD 长度(需要 EN_DPL)
2	0	DPL_P2	使能 PIPE 2 动态 PAYLOAD 长度(需要 EN_DPL)
1	0	DPL_P1	使能 PIPE1 动态 PAYLOAD 长度(需要 EN_DPL)
0	0	DPL_P0	使能 PIPE 0 动态 PAYLOAD 长度(需要 EN_DPL)

9.1.26 FEATURE (RW)地址: 1Dh

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Reserved					EN_DPL	EN_ACK_PA Y	EN_DYN_A CK
0					0	0	0
RW					RW	RW	RW

字描述

Bit	值	符号	描述
7:3	2'b00	Reserved	Only 0 allowed

			0	保持当前值
			1	复位默认值
2	0	EN_DPL	使能动态 PAYLOAD 长度	
1	0	EN_ACK_PAY	使能带 payload 的 ACK	
0	0	EN_DYN_ACK	使能 W_TX_PAYLOAD_NOACK 命令	

9.1.27 SETUP_VALUE (RW) 地址: 1Eh

Bit 39	Bit 38	Bit 37	Bit 36	Bit 35	Bit 34	Bit 33	Bit 32
REG_LNA_WAIT							
8'h00							
RW							
Bit 31	Bit 30	Bit 29	Bit 28	Bit 27	Bit 26	Bit 25	Bit 24
REG_MBG_WAIT							
8'h10							
RW							
Bit 23	Bit 22	Bit 21	Bit 20	Bit 19	Bit 18	Bit 17	Bit 16
RX_TM_CNT							
8'h80							
RW							
Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8
TX_SETUP_VALUE							
8'h32							
RW							
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RX_SETUP_VALUE							
8'h28							
RW							

字描述

Bit	值	符号	描述
39:32	8'h00	REG_LNA_WAIT	LNA 等待定时器
			8'hff 255 cycle
			
			1 1 cycle
			0 0 cycle
31:24	8'h10	REG_MBG_WAIT	主要的带隙等待定时器

		AIT	8'hff	255us
			...	...
			1	1 us
			0	0 us
23:16	8'h80	RX_TM_CNT	Rx 超时定时器	
			8'hff	255us
			...	...
			1	1 us
			0	0 us
15:8	8'h32	TX_SETUP_VA LUE	TX_SETUP 时间, 待机模式到 TX 模式所需时间	
			8'hff	255us
			...	...
			1	1 us
			0	0 us
7:0	8'h28	RX_SETUP_VA LUE	RX_SETUP 时间, 待机模式到 RX 模式所需时间	
			8'hff	255us
			...	...
			1	1 us
			0	0 us

9.1.28 PRE_GURD (RW)地址 s: 1Fh

Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8
SPARE_REG[15:8]							
0							
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TAIL_CTL			GRD_EN	GRD_CNT			
1			1	4'h2			
RW			RW	RW			

字描述

Bit	值	符号	描述	
15:8	0	SPARE_REG	输出模拟量	
7:5	1	TAIL_CTL	CRC 后重发的 bit 数	
			7	7 repeat tail
			...	...
			1	1 repeat tail

			0	0 No repeat tail
4	1	GRD_EN	Pre-Guard 使能	
3:0	4'h2	GRD_CNT	前导码之前 Pre-Guard bit 数	
			4'hf	16 bit pre_guard
			...	...
			1	2 bit pre_guard
			0	1 bit pre_guard

Confidential